

BEST AVAILABLE COPY

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder

申請日：西元 2003 年 10 月 06 日
Application Date

申請案號：092127630
Application No.

申請人：旺宏電子股份有限公司
Applicant(s)

局長
Director General

蔡練生

CERTIFIED COPY OF
PRIORITY DOCUMENT

發文日期：西元 2004 年 7 月 日
Issue Date

發文字號：09320689370
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	疊合標記之結構以及其形成方法
	英 文	OVERLAY MARK AND METHOD OF FABRICATING THE SAME
二、 發明人 (共1人)	姓 名 (中 文)	1. 張慶裕
	姓 名 (英 文)	1. CHANG, CHING YU
	國 籍 (中 英 文)	1. 中華民國 TW
	住居所 (中 文)	1. 宜蘭縣員山鄉同樂村6鄰新城路17號
	住居所 (英 文)	1. NO. 17, 6 LIN, HSIN-CHENG RD., TUNG-LE TSUN, YUAN-SHAN HSIANG, YILAN HSIEN, TAIWAN, R. O. C.
三、 申請人 (共1人)	名稱或 姓 名 (中 文)	1. 旺宏電子股份有限公司
	名稱或 姓 名 (英 文)	1. MACRONIX INTERNATIONAL CO., LTD.
	國 籍 (中 英 文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 新竹科學工業園區力行路16號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. NO. 16, LI-HSIN RD., SCIENCE-BASED INDUSTRIAL PARK, HSINCHU, TAIWAN, R. O. C.
	代表人 (中 文)	1. 胡定華
	代表人 (英 文)	1. HU, DING HUA



115141wf.ptd

四、中文發明摘要 (發明名稱：疊合標記之結構以及其形成方法)

一種形成疊合標記的方法，其係首先在第一材料層中形成溝渠式外部標記。接著在第一材料層上形成第一沈積層並且對第一沈積層進行化學機械研磨製程。於第一材料層上形成第二材料層並覆蓋第一沈積層。移除溝渠式外部標記上之第二材料層，以使溝渠式外部標記中之第一沈積層暴露出來。然後在第二材料層上形成第二沈積層，覆蓋第一沈積層並且對第二沈積層進行化學機械研磨製程。於第二材料層上形成第三沈積層並且在第三沈積層上形成內部標記。因本發明可以使外部標記之階梯高度增加，因此在執行化學機械研磨製程之後外部標記圖案就不會消失。

伍、(一)、本案代表圖為：第____2J____圖

(二)、本案代表圖之元件代表符號簡單說明：

100：基底 104：疊合標記區

106a、110a：介電層

六、英文發明摘要 (發明名稱：OVERLAY MARK AND METHOD OF FABRICATING THE SAME)

A method of forming an overlay mark is provided. A first material layer is formed on a substrate, and then a first trench serving as a trench type outer mark is formed in the first material layer. The first trench is partially filled with the first deposition layer. A second material is formed over the first trench and the first deposition layer. A second trench is formed



四、中文發明摘要 (發明名稱：疊合標記之結構以及其形成方法)

107a、116a、118：金屬層

200：溝渠式外部標記

120a：光阻層(內部標記)

210、212：訊號

六、英文發明摘要 (發明名稱：OVERLAY MARK AND METHOD OF FABRICATING THE SAME)

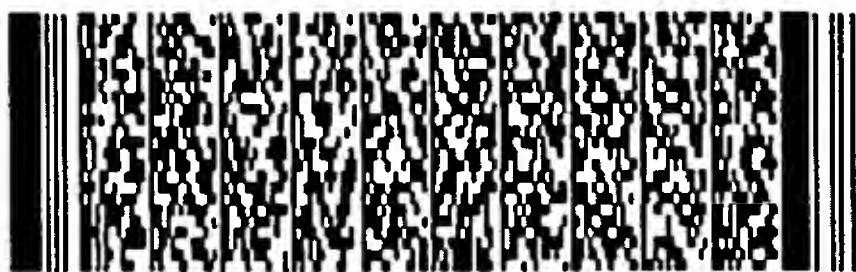
exposing the first deposition layer within the first trench. The second trench is partially filled with a second deposition layer forming a third trench. A third material layer is formed on the substrate to cover the second deposition layer and the second material layer. A step height is formed on the third deposition layer between the edge of the first trench and the



四、中文發明摘要 (發明名稱：疊合標記之結構以及其形成方法)

六、英文發明摘要 (發明名稱：OVERLAY MARK AND METHOD OF FABRICATING THE SAME)

center of the first trench. A raised feature serving as an inner mark is formed on the third deposition layer.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

無

寄存機構：

寄存日期：

寄存號碼：

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

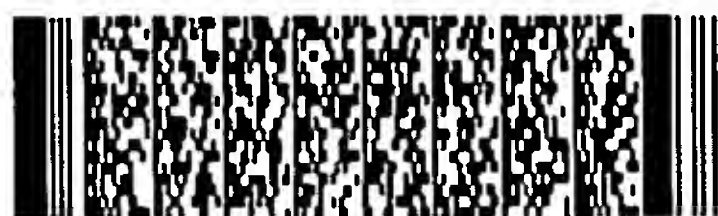
寄存機構：

寄存日期：

無

寄存號碼：

☐熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

發明所屬之技術領域

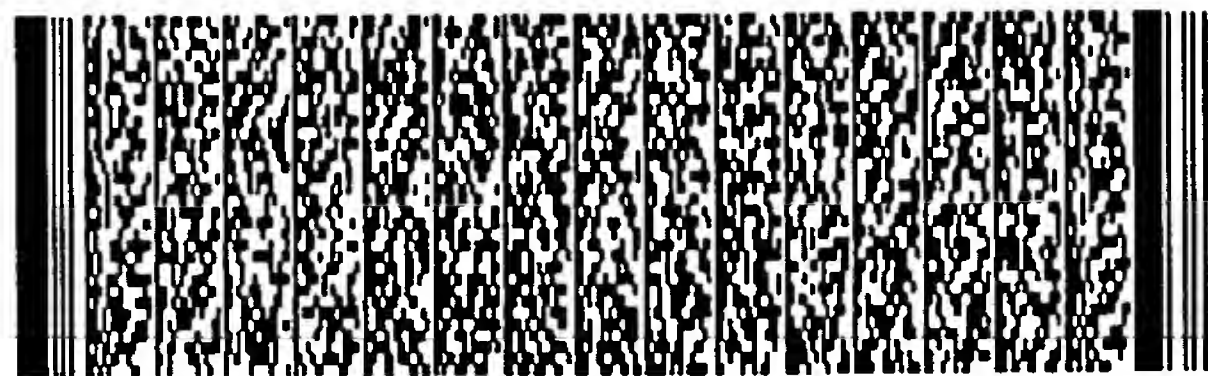
本發明是有關於一種疊合標記(Overlay Mark)之結構以及其形成方法，且特別是有關於一種能解決因外部標記(Outer Mark)之階梯高度(Step Height)不足而導致疊合標記之對準量測無法進行之疊合標記結構及其形成方法。

先前技術

通常決定一晶圓之微影製程(Photolithography Process)成敗的因素，除了關鍵尺寸(Critical Dimension)之控制外，另一重要者即為對準精確度(Alignment Accuracy)。因此，對準精確度之量測，即疊合誤差之量測是半導體製程中重要的一環，而疊合標記就是用來量測疊合誤差之工具，其係用來判斷以微影製程所圖案化之光阻層圖案與晶圓上之前一膜層之間是否有精確的對準。

一般，疊合標記會設計在晶圓上部分晶片周緣的角落處，用以量測該次微影製程所圖案化之光阻層圖案與晶圓上之前一膜層之間是否有精確的對準。

請參照第1A圖至第1C圖，其係為習知一種具有接觸窗(Via 0)之金屬內連線製程以及其對準標記的製造流程剖面示意圖。在第1A圖中，首先提供一基底100，基底100具有一晶片區102以及一疊合標記區104。接著，在基底100上形成一圖案化介電層106a，其中，在晶片區102中之介電層106a中係形成有一接觸窗開口108。此時，因下一製程步驟並不是要形成導線結構，而是要形成另一接觸窗



五、發明說明 (2)

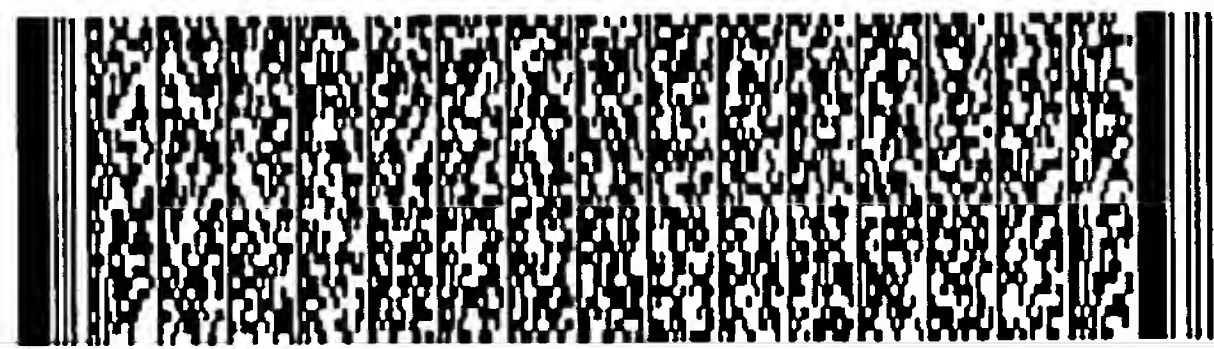
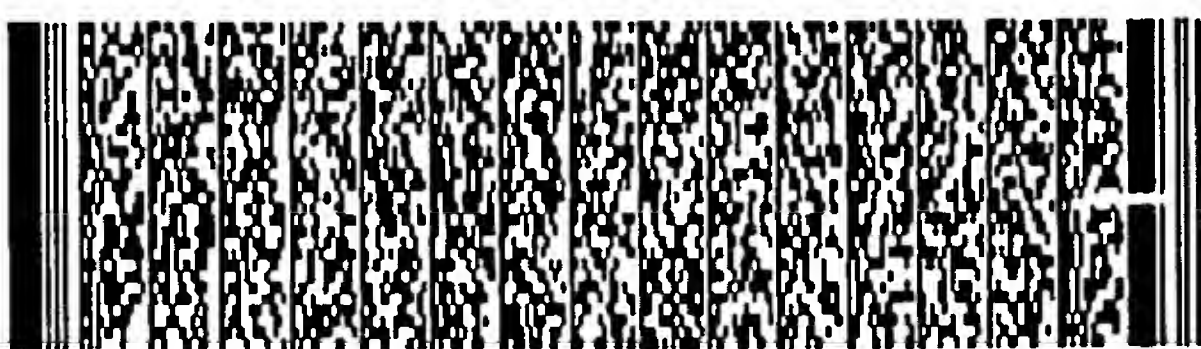
(Via 0)，因此此時不會在疊合標記區104中形成疊合標記。

請繼續參照第1A圖，在接觸窗開口108內填入金屬鎢107a之後，接著在介電層106a上形成另一圖案化介電層110a，其中在晶片區102中之介電層110a中係形成有接觸窗(Via 0)開口112。一般，會形成有接觸窗(Via 0)在其中的介電層110a其厚度會較薄。另外，在疊合標記區104中之介電層110a中會同時形成有溝渠圖案114，其係作為一外部標記之用。接著，在介電層110a上沈積另一金屬鎢層116，並填入接觸窗開口112以及溝渠114中。

請參照第1B圖，對金屬鎢116層進行一化學機械研磨製程(CMP)，直到介電層110a暴露出來，以在晶片區102中形成接觸窗(Via 0)112。但此時，因外部標記114其階梯高度不足夠，因此在進行CMP之後，溝渠114也已被填滿。

請參照第1C圖，在介電層110a上形成一金屬層118，覆蓋金屬鎢層116a，在後續的步驟中將會把金屬層118定義成與接觸窗(Via 0)112連接之導線結構。之後在金屬層118上形成一圖案化之光阻層120，其後續係用來作為蝕刻金屬層118之蝕刻罩幕，而形成在對準標記區140中之光阻圖案120a，將作為一內部標記之用。

然而，因先前步驟中，溝渠式外部標記114已完全被金屬鎢層116填滿，因此後續進行疊合標記之量測時，將無法量測到外部標記的訊號，如此將導致疊合標記之對準量測將無法進行。



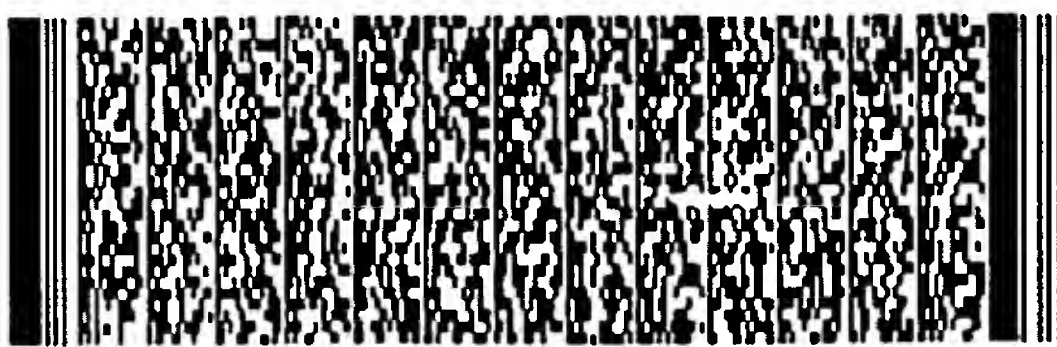
五、發明說明 (3)

發明內容

因此本發明的目的就是提供一種疊合標記之結構以及其形成方法，以解決當外部標記之階梯高度不足夠時，會有無法進行疊合標記之對準量測之問題。

本發明提出一種形成疊合標記的方法，其係首先在一基底上形成一第一材料層，並且在第一材料層中形成一溝渠式外部標記。接著在第一材料層上形成第一沈積層，並且對第一沈積層進行化學機械研磨製程，直到第一材料層暴露出來。之後，於第一材料層上形成第二材料層，並覆蓋第一沈積層，其中第二材料層之厚度係小於第一材料層之厚度。移除溝渠式外部標記上之第二材料層，以使溝渠式外部標記中之第一沈積層暴露出來。然後在第二材料層上形成第二沈積層，覆蓋第一沈積層，並且對第二沈積層進行化學機械研磨製程，直到第二材料層暴露出來。隨後於第二材料層上形成第三沈積層，並且在外部標記之內圍的第三沈積層上形成一光阻圖案，以作為一內部標記。

本發明提一種形成疊合標記的方法，其係首先在一基底上形成一第一材料層，並且圖案化第一材料層，以形成一凸起式外部標記。之後在凸起式外部標記以及基底上形成一第一沈積層，並且對第一沈積層進行一化學機械研磨製程，直到凸起式外部標記之表面暴露出來。接著在基底之上方形形成一第二材料層，覆蓋住第一沈積層以及凸起式外部標記，其中第二材料層之厚度係小於第一材料層之厚度。之後移除部分第二材料層，而保留下位於凸起式外



五、發明說明 (4)

部標記上之第二材料層。然後在第二材料層上形成一第二沈積層，覆蓋第一沈積層，並且對第二沈積層進行一化學機械研磨製程，直到第二材料層之表面暴露出來。之後在第二材料層上形成一第三沈積層，並且在凸起式外部標記之內圍的第三沈積層上形成一光阻圖案，以作為一內部標記。

本發明提出一種疊合標記之結構，其包括一第一材料層，其中第一材料層中具有一溝渠式外部標記；一第一沈積層，其形成在溝渠式外部標記內；一第二材料層，其係形成在第一材料層上，其中第二材料層之厚度係小於第一材料層之厚度，且第二材料層未覆蓋住溝渠式外部標記內之第一沈積層；一第二沈積層，其係覆蓋在溝渠式外部標記內之第一沈積層上；一第三沈積層，其係覆蓋在第二材料層以及第二沈積層上；以及一光阻圖案，其係配置在溝渠式外部標記內圍的第三沈積層上，用以作為一內部標記之用。

本發明提出一種疊合標記之結構，其包括配置在一基底上之一凸起式外部標記；一第一沈積層，其係覆蓋在基底上以及凸起式外部標記之側壁處；一第二材料層，其係覆蓋在凸起式外部標記上，其中第二材料層之厚度係小於一凸起式外部標記之厚度；一第二沈積層，其係覆蓋在第一沈積層上以及第二材料層之側壁處；一第三沈積層，其係覆蓋在第二材料層以及第二沈積層上；以及一光阻圖案，其係配置在凸起式外部標記之內圍的第三沈積層上，用以



五、發明說明 (5)

作為一內部標記之用。

由於本發明可以使外部標記之階梯高度增加，因此在執行化學機械研磨製程之後，外部標記圖案仍然會存在而不會消失。因此，可以解決當外部標記之階梯高度不足夠時，會有無法進行疊合標記之對準量測之問題。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

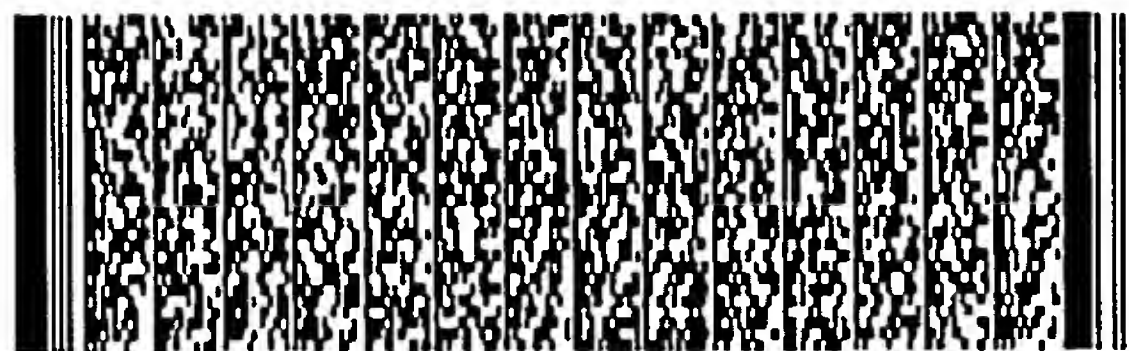
實施方式

本發明之疊合標記以及其形成方法係使外部標記增加其階梯高度，以解決因外部標記之階梯高度不足，會有無法量測到外部標記之問題。以下係例舉金屬內連線製程中之疊合標記的結構及其形成方法來作說明，但是本發明之疊合標記並非只限定用於金屬內連線製程中，在其他製程步驟中，會有外部標記之階梯高度不足而導致疊合標記之對準量測無法進行者皆適用。

第一實施例

第2A圖至第2J圖係依照本發明之第一實施例之於金屬內連線製程中形成疊合標記之流程剖面示意圖，在以下之圖示中僅繪示出晶圓上之疊合標記區，其係如同第1A圖至第1C圖中所標示的區域104。

請參照第2A圖，在金屬內連線製程中，係首先在基底100上形成一介電層106。然後，請參照第2B圖，進行一微影製程以及一蝕刻製程，以圖案化介電層106，而形成介



五、發明說明 (6)

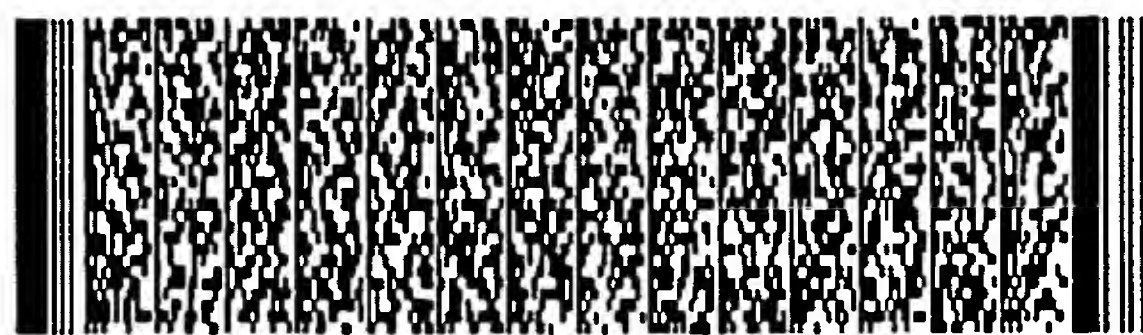
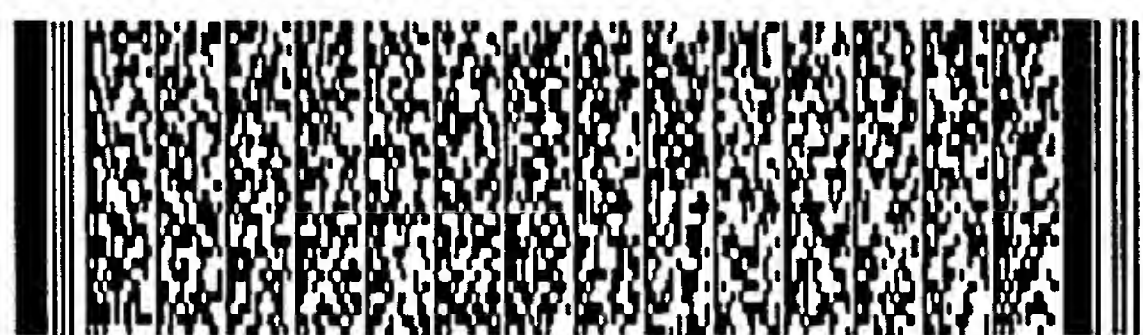
電層106a，其中在晶圓上之晶片區中之介電層106a中係形成有接觸窗開口(未繪示)，而在晶圓上之疊合標記區104中係形成溝渠圖案200，以作為一外部標記之用。在一較佳實施例中，疊合標記之外部標記係由四個溝渠圖案圍成一矩形所構成(未繪示)，且溝渠200之寬度遠大於接觸窗開口之寬度。

請參照第2C圖，於介電層106a上沈積一層金屬層107，此金屬層107會填入接觸窗開口與溝渠200中。然而，因接觸窗開口寬度遠小於溝渠200之寬度，因此接觸窗開口會被金屬層107填滿，而溝渠200不會被金屬層107填滿。

請參照第2D圖，對金屬層107進行一化學機械研磨製程(CMP)，直到介電層106a暴露出來，而於晶片區中形成接觸窗(未繪示)，並且會在溝渠200中保留下金屬層107a。

請參照第2E圖，在介電層106a上形成另一介電層110，覆蓋金屬層107a。而在後續的步驟中，將會於介電層110中形成接觸窗(Via 0)，因此一般介電層110之厚度會小於介電層106a之厚度。在一實例中，介電層106a之厚度約為8000埃，而介電層110之厚度約為3000埃。

請參照第2F圖，進行一微影製程與一蝕刻製程，以圖案化介電層110，而於晶片區中形成接觸窗(Via 0)開口(未繪示)，並且同時將疊合標記區104中溝渠200上方之介電層110移除，而形成介電層110a。其中，介電層110a係



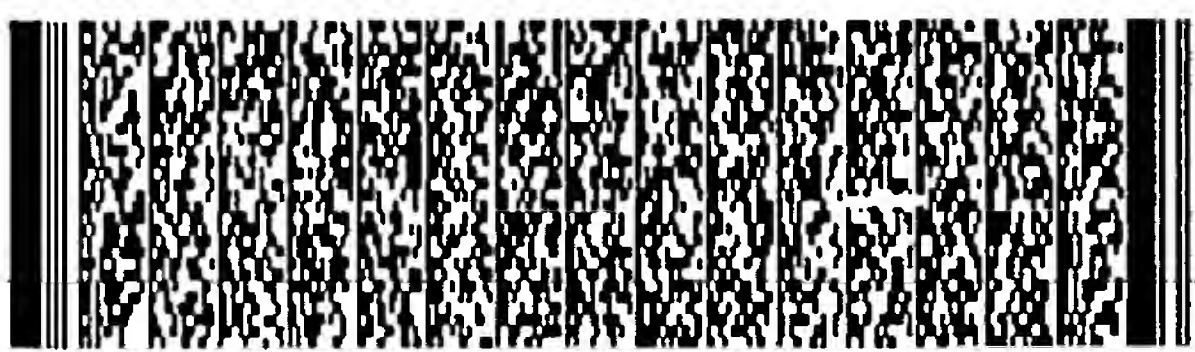
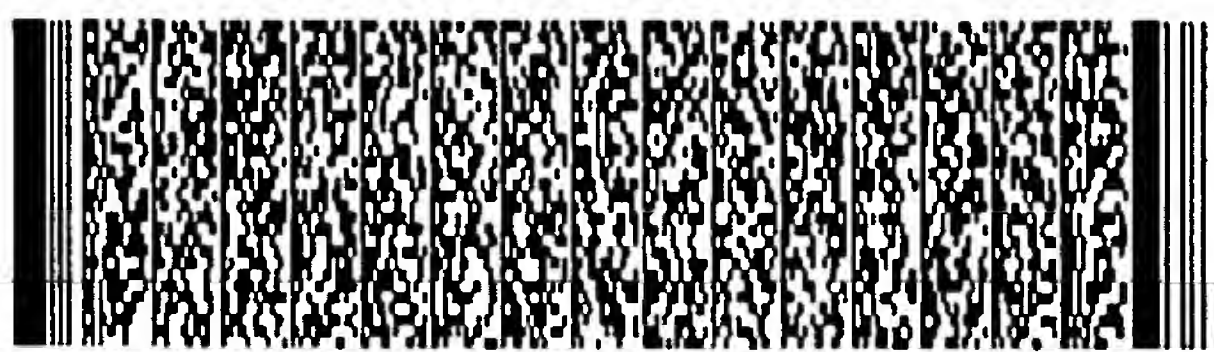
五、發明說明 (7)

暴露出溝渠200內之金屬層107a以及部分介電層106a。且介電層110a之側壁與溝渠200之側壁之間的距離202至少大於150 nm。

請參照第2G圖，在介電層110a上形成另一金屬層116，並覆蓋住金屬層107a以及部分介電層106a。之後，請參照第2H圖，對金屬層116進行一化學機械研磨製程(CMP)，直到介電層110a暴露出來，而於晶片區中形成接觸窗(via 0)(未繪示)，並且於疊合標記區104中留下溝渠200內之金屬層116a。此時，因先前步驟中已先將溝渠200上方之介電層110移除，因此外部標記200將因介電層110a的存在而提高了其階梯高度。如此一來，在對金屬層116進行CMP製程之後，外部標記200的圖案仍然存在，而不會消失。

請參照第2I圖，在介電層110a上形成另一層金屬層118，在後續的步驟中將會把晶片區中的金屬層118定義成與接觸窗(Via 0)連接之導線結構。之後，請參照第2J圖，在金屬層118上形成一圖案化之光阻層(未繪示)，其後續係用來作為蝕刻金屬層118之蝕刻罩幕，此光阻層其位於疊合標記區104中，且位於外部標記200內圍處的光阻圖案120a，係作為一內部標記之用。

之後，進行疊合標記之量測步驟，在第2J圖中，虛線210所標示之處為外部標記200上方之金屬層118於兩轉角處(箭頭所指之處)的中心點訊號，同樣的虛線212所標示之處為內部標記120a兩邊緣處的中心點訊號。藉由外部標



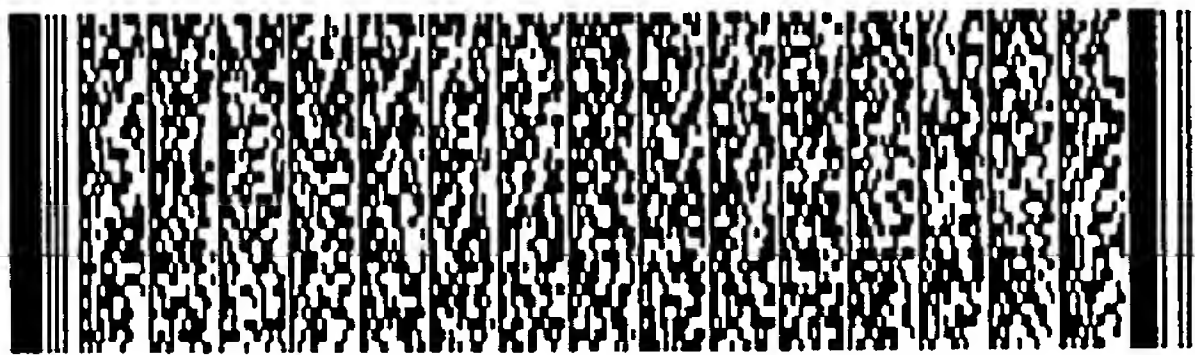
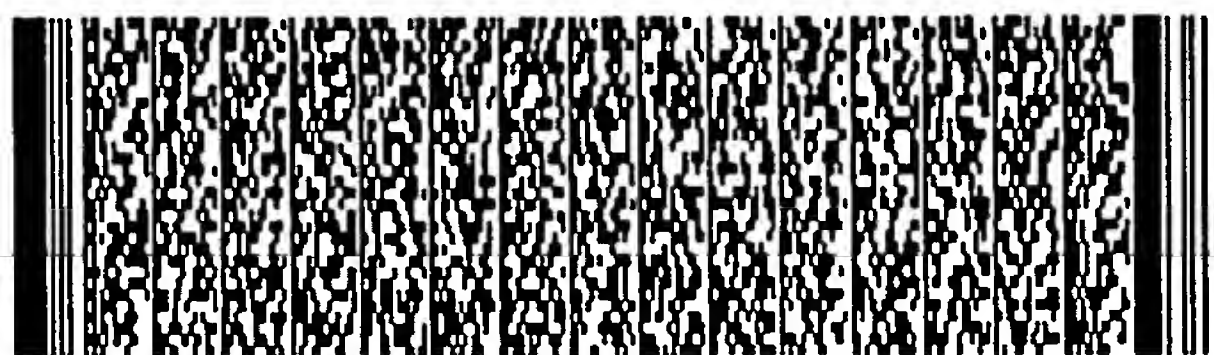
五、發明說明 (8)

記200之訊號210以及內部標記120a之訊號212，即可以判斷內部標記是否有精確的與外部標記對準，進而判斷該次黃光製程是否有對準失誤之情形。其例如是藉由圖中A數值來判斷是否對準失誤。

在本發明第一實施例中，另一種增加外部標記之階梯高度的方法如下所述。請參照第3A圖，第3A圖之步驟是接續在第2E圖步驟之後的製造流程。首先，進行一微影製程與一蝕刻製程，以圖案化介電層110，而於晶片區中形成接觸窗(Via 0)開口(未繪示)，且同時將疊合標記區104中溝渠200上方之部分介電層110移除，而形成介電層110b。其中，介電層110b係暴露出溝渠200內之部分金屬層107a。

請參照第3B圖，在介電層110b上形成另一金屬層116，並覆蓋住金屬層107a。之後，請參照第3C圖，對金屬層116進行一化學機械研磨製程(CMP)，直到介電層110b暴露出來，而於晶片區中形成接觸窗(via 0)(未繪示)，並且在疊合標記區104中留下溝渠200內之金屬層116a。同樣的，因先前步驟中已先將溝渠200上方之介電層110移除，因此外部標記200將因介電層110b的存在而提高了其階梯高度。如此一來，在對金屬層116進行CMP製程之後，外部標記200的圖案仍然存在，而不會消失。

請參照第3D圖，在介電層110b上形成另一層金屬層118，並且在金屬層118上形成一圖案化之光阻層(未繪示)，其後續係用來作為蝕刻金屬層118之蝕刻罩幕，此光



五、發明說明 (9)

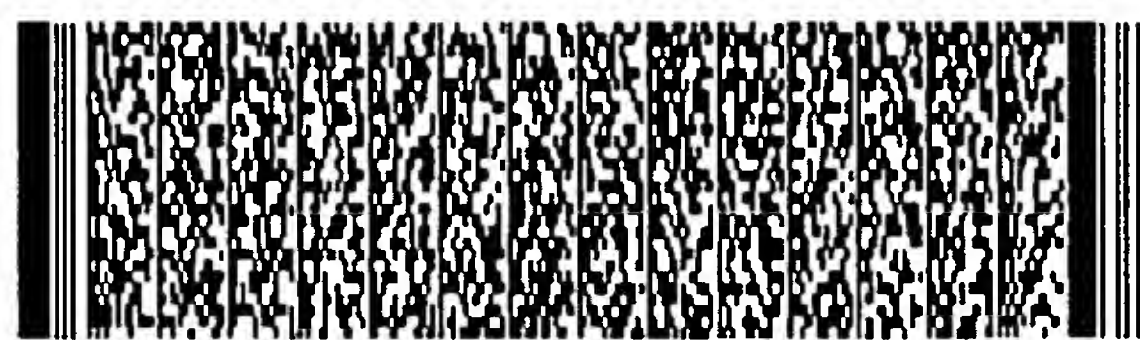
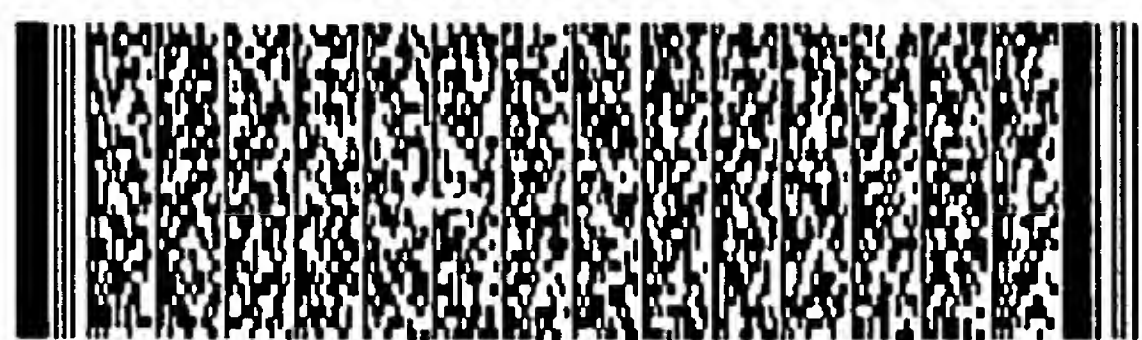
阻層其位於疊合標記區104中，且位於外部標記200內圍處的光阻圖案120a，係作為一內部標記之用。

因此，本實施例之疊合標記之結構，係包括一介電層106a、一金屬層107a、一介電層110a或110b、一金屬層116a、一金屬層118以及一光阻圖案120a。其中，介電層106a中具有一溝渠式外部標記200。而金屬層107a係形成在溝渠式外部標記200內。另外，介電層110a或110b係形成在介電層106a上，且介電層110a或110b之厚度係小於介電層106a之厚度。在一實例中，介電層110a係暴露出溝渠式外部標記200內之金屬層107a以及部分介電層106a。在另一實例中，介電層110b係覆蓋住溝渠式外部標記200內之部分金屬層107a。此外，金屬層116a係覆蓋在溝渠式外部標記內200之金屬層107a。而金屬層118係覆蓋在介電層110a或110b以及金屬層116a上。光阻圖案120a係配置在溝渠式外部標記200內圍的第三金屬層118上，用以作為一內部標記之用。

第二實施例

在第一實施例中，疊合標記中的外部標記係為一溝渠式外部標記，但是本發明亦適用於具有凸起式外部標記之疊合標記中，其詳細說明如下。

第4A圖至第4J圖係為依照本發明第二實施例之於金屬內連線製程中形成疊合標記之流程剖面示意圖。請參照第4A圖，在金屬內連線製程中，係首先在基底100上形成一介電層106。然後，請參照第4B圖，進行一微影製程以及



五、發明說明 (10)

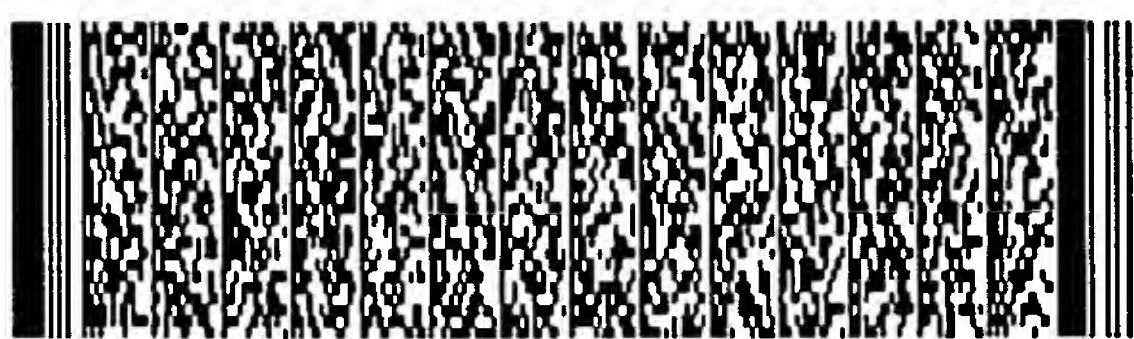
一蝕刻製程，以圖案化介電層106，而於晶片區中形成接觸窗開口(未繪示)。在此同時，會同時將晶圓上之疊合標記區104中的部分介電層106移除，保留下來的介電層106a即為一凸起式外部標記300。在一較佳實施例中，疊合標記之外部標記係由四個凸起圖案圍成一矩形所構成(未繪示)。

請參照第4C圖，於基底100以及介電層106a上沈積一層金屬層107。之後，請參照第4D圖，對金屬層107進行一化學機械研磨製程(CMP)，直到介電層106a之上表面暴露出來，而於晶片區中形成接觸窗(未繪示)，而在疊合標記區104中保留下來的金屬層107a係覆蓋在基底100表面以及凸起圖案300之側壁上。

請參照第4E圖，在介電層106a上形成另一介電層110，覆蓋金屬層107a。而在後續的步驟中，將會於介電層110中形成接觸窗(Via 0)。

請參照第4F圖，進行一微影製程與一蝕刻製程，以圖案化介電層110，而於晶片區中形成接觸窗(Via 0)開口(未繪示)，並且移除疊合標記區104中之部分介電層110，而保留介電層106a上方之介電層110c。其中，介電層110c之側壁與介電層106a(外部標記300)之側壁之間的距離302至少大於150 nm。

請參照第4G圖，在介電層110c以及金屬層107a上形成另一金屬層116，並覆蓋部分介電層106a。之後，請參照第4H圖，對金屬層116進行一化學機械研磨製程(CMP)，直



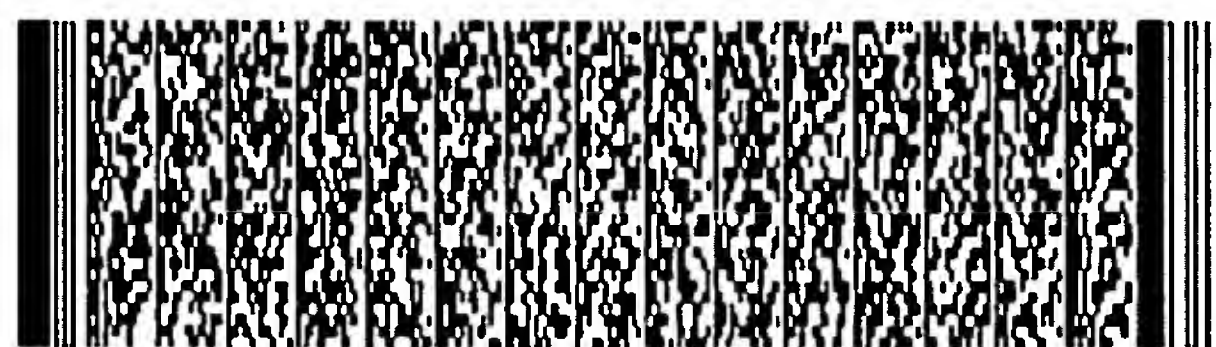
五、發明說明 (11)

到介電層110c之上表面暴露出來，而於晶片區中形成接觸窗(via 0)(未繪示)，並且在疊合標記區104中留下金屬層116a，其係覆蓋住金屬層107a以及介電層110c之側壁。此時，因先前步驟中已先於介電層106a(凸起圖案300)上方留下介電層110c，因此外部標記300將因介電層110c的存在而提高了其階梯高度。如此一來，在對金屬層116進行CMP製程之後，外部標記300的圖案仍然存在，而不會消失。

請參照第4I圖，在介電層110c上形成另一層金屬層118，覆蓋金屬層116a。並且，在金屬層118上形成一圖案化之光阻層(未繪示)，此光阻層其位於疊合標記區104中，且位於外部標記200內圍處的光阻圖案120a，係作為一內部標記之用。

在本發明第二實施例中，另一種增加外部標記之階梯高度的方法如下所述。請參照第5A圖，第5A圖之步驟是接續在第4E圖步驟之後的製造流程。首先，進行一微影製程與一蝕刻製程，以圖案化介電層110，而於晶片區中形成接觸窗(Via 0)開口(未繪示)，且同時移除疊合標記區104中之部分介電層110，而保留下介電層106a(凸起圖案300)上方之介電層110d。其中，介電層110d除了覆蓋住介電層106a之外，還覆蓋住部分金屬層107a。

請參照第5B圖，在介電層110d以及金屬層107a上形成另一金屬層116。之後，請參照第5C圖，對金屬層116進行一化學機械研磨製程(CMP)，直到介電層110d之上表面暴



五、發明說明 (12)

露出來，而於晶片區中形成接觸窗(Via 0)(未繪示)，並且在疊合標記區104中留下金屬層116a，其係覆蓋住金屬層107a以及介電層110c之側壁。同樣的，因先前步驟中已先於介電層106a(凸起圖案300)上方留下介電層110d，因此外部標記300將因介電層110d的存在而提高了其階梯高度。如此一來，在對金屬層116進行CMP製程之後，外部標記300的圖案仍然存在，而不會消失。

請參照第5D圖，在介電層110a上形成另一層金屬層118，並且在金屬層118上形成一圖案化之光阻層(未繪示)，其後續係用來作為蝕刻金屬層118之蝕刻罩幕，此光阻層其位於疊合標記區104中，且位於外部標記300內圍處的光阻圖案120a，係作為一內部標記之用。

因此，本實施例之疊合標記之結構，係包括一介電層106a、一金屬層107a、一介電層110c或110d、一金屬層116a、一金屬層118以及一光阻圖案120a。其中，介電層106a係配置在一基底100上，且其圖案係為一凸起式外部標記300。而金屬層107a係覆蓋在基底100上以及凸起式外部標記300之側壁處。另外，介電層110c或110d係覆蓋在凸起式外部標記300上，且介電層110c或110d之厚度係小於凸起式外部標記300之厚度。在一實例中，介電層110c係覆蓋住部分凸起式外部標記300。在另一實例中，介電層110d係覆蓋住部分凸起式外部標記300以及部分金屬層107a。再者，金屬層116a係覆蓋在金屬層107a上以及介電層之110c或110d側壁處。且金屬層118係覆蓋在介電層



五、發明說明 (13)

110c 或 110d 以及金屬層 116a 上。而光阻圖案 120a 係配置在凸起式外部標記 300 之內圍的第三金屬層 118 上，用以作為一內部標記之用。

在以上第一實施例以及第二實施例之說明中，係以金屬內連線製程之疊合標記來作說明，但本發明之疊合標記及其形成方法並非限定在金屬內連線製程中。換言之，介電層 106、110 可以是其他材料，例如是導電材料、矽材料等等，而金屬層 107、116、108 亦可以是其他材料，例如是介電材料、矽材料等等。

由於本發明可以使外部標記之階梯高度增加，因此在執行化學機械研磨製程之後外部標記圖案仍然會存在而不會消失。因此，可以解決當外部標記之階梯高度不足夠時，會有無法進行疊合標記之對準量測之問題。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1A圖至第1C圖是習知一種具有接觸窗(Via 0)之金屬內連線製程以及其對準標記的製造流程剖面示意圖；

第2A圖至第2J圖是依照本發明第一實施例之於金屬內連線製程中形成疊合標記之流程剖面示意圖；

第3A圖至第3D圖是本發明第一實施例中另一實例之形成疊合標記之流程剖面示意圖；

第4A圖至第4I圖是依照本發明第二實施例之於金屬內連線製程中形成疊合標記之流程剖面示意圖；以及

第5A圖至第5D圖是本發明第二實施例中另一實例之形成疊合標記之流程剖面示意圖。

【圖式標示說明】

100：基底

102：晶片區

104：疊合標記區

106、106a、110、110a、110b、110c、110d：介電層

107、107a、116、116a、118：金屬層

108、112：接觸窗開口

114、200：溝渠式外部標記

120、120a：光阻層

202、302：距離

210、212：訊號

300：凸起式外部標記



六、申請專利範圍

1. 一種形成疊合標記的方法，包括：

在一基底上形成一第一材料層；

在該第一材料層中形成一溝渠式外部標記；

在該第一材料層之表面上形成一第一沈積層；

對該第一沈積層進行一化學機械研磨製程，直到該第一材料層暴露出來；

在該第一材料層上形成一第二材料層，並覆蓋該第一沈積層，其中該第二材料層之厚度係小於該第一材料層之厚度；

移除該溝渠式外部標記上方之該第二材料層，以使該該溝渠式外部標記中之該第一沈積層暴露出來；

在該第二材料層上形成一第二沈積層，並覆蓋該第一沈積層；

對該第二沈積層進行一化學機械研磨製程，直到該第二材料層暴露出來；

在該第二材料層上形成一第三沈積層；以及

在該第三沈積層上形成一內部標記。

2. 如申請專利範圍第1項所述之形成疊合標記的方法，其中移除該溝渠式外部標記上方之該第二材料層之後，該第二材料層係暴露出該溝渠式外部標記內之該第一沈積層以及部分該第一材料層。

3. 如申請專利範圍第2項所述之形成疊合標記的方法，其中該第二材料層之側壁與該溝渠式外部標記之側壁之間的距離至少大於150 nm。



六、申請專利範圍

4. 如申請專利範圍第1項所述之形成疊合標記的方法，其中移除該溝渠式外部標記上方之該第二材料層之後，該第二材料層係暴露出該溝渠式外部標記內之部分該第一沈積層。

5. 如申請專利範圍第1項所述之形成疊合標記的方法，其中該第一材料層、該第二材料層係分別為一介電層，該第一沈積層、該第二沈積層以及該第三沈積層係分別為一金屬層。

6. 一種形成疊合標記的方法，包括：

在一基底上形成一第一材料層；

圖案化該第一材料層，以形成一凸起式外部標記；

在該凸起式外部標記以及該基底上形成一第一沈積層；

對該第一沈積層進行一化學機械研磨製程，直到該凸起式外部標記之上表面暴露出來；

在該基底之上方形形成一第二材料層，並覆蓋該第一沈積層以及該凸起式外部標記，其中該第二材料層之厚度係小於該第一材料層之厚度；

移除部分該第二材料層，而保留下位於該凸起式外部標記上之該第二材料層；

在該第二材料層上形成一第二沈積層，覆蓋該第一沈積層；

對該第二沈積層進行一化學機械研磨製程，直到該第二材料層之上表面暴露出來；



六、申請專利範圍

在該第二材料層上形成一第三沈積層；以及
在該第三沈積層上形成一內部標記。

7. 如申請專利範圍第6項所述之形成疊合標記的方法，其中移除部分該第二材料層之後，保留下來的該第二材料層係覆蓋住部分該凸起式外部標記。

8. 如申請專利範圍第7項所述之形成疊合標記的方法，其中保留下來的該第二材料層之側壁與該凸起式外部標記之側壁之間的距離至少大於150 nm。

9. 如申請專利範圍第6項所述之形成疊合標記的方法，其中移除部分該第二材料層之後，保留下來的該第二材料層係覆蓋住該凸起式外部標記以及部分該第一沈積層。

10. 如申請專利範圍第6項所述之形成疊合標記的方法，其中該第一材料層、該第二材料層係分別為一介電層，該第一沈積層、該第二沈積層以及該第三沈積層係分別為一金屬層。

11. 一種疊合標記之結構，包括：

一第一材料層，該第一材料層中具有一溝渠式外部標記；

一第一沈積層，形成在該溝渠式外部標記內；

一第二材料層，形成在該第一材料層上，其中該第二材料層之厚度係小於該第一材料層之厚度，且該第二材料層未覆蓋住該溝渠式外部標記內之該第一沈積層；

一第二沈積層，覆蓋在該溝渠式外部標記內之該第一



六、申請專利範圍

沈積層上；

一 第三沈積層，覆蓋在該第二材料層以及該第二沈積層上；以及

一 光阻圖案，配置在該第三沈積層上，用以作為一內部標記之用。

12. 如申請專利範圍第11項所述之疊合標記之結構，其中該第二材料層未覆蓋住該溝渠式外部標記內之該第一沈積層以及部分該第一材料層。

13. 如申請專利範圍第12項所述之疊合標記之結構，其中該第二材料層之側壁與該溝渠式外部標記之側壁之間的距離至少大於150 nm。

14. 如申請專利範圍第11項所述之疊合標記之結構，其中該第二材料層係暴露出該溝渠式外部標記內之部分該第一沈積層。

15. 如申請專利範圍第11項所述之疊合標記之結構，其中該第一材料層、該第二材料層係分別為一介電層，該第一沈積層、該第二沈積層以及該第三沈積層係分別為一金屬層。

16. 一種疊合標記之結構，包括：

一 凸起式外部標記，配置在一基底上；

一 第一沈積層，覆蓋在該基底上以及該凸起式外部標記之側壁處；

一 第二材料層，覆蓋在該凸起式外部標記上，其中該第二材料層之厚度係小於該凸起式外部標記之厚度；



六、申請專利範圍

一 第二沈積層，覆蓋在該第一沈積層上以及該第二材料層之側壁處；

一 第三沈積層，覆蓋在該第二材料層以及該第二沈積層上；以及

一 光阻圖案，配置在該第三沈積層上，用以作為一內部標記之用。

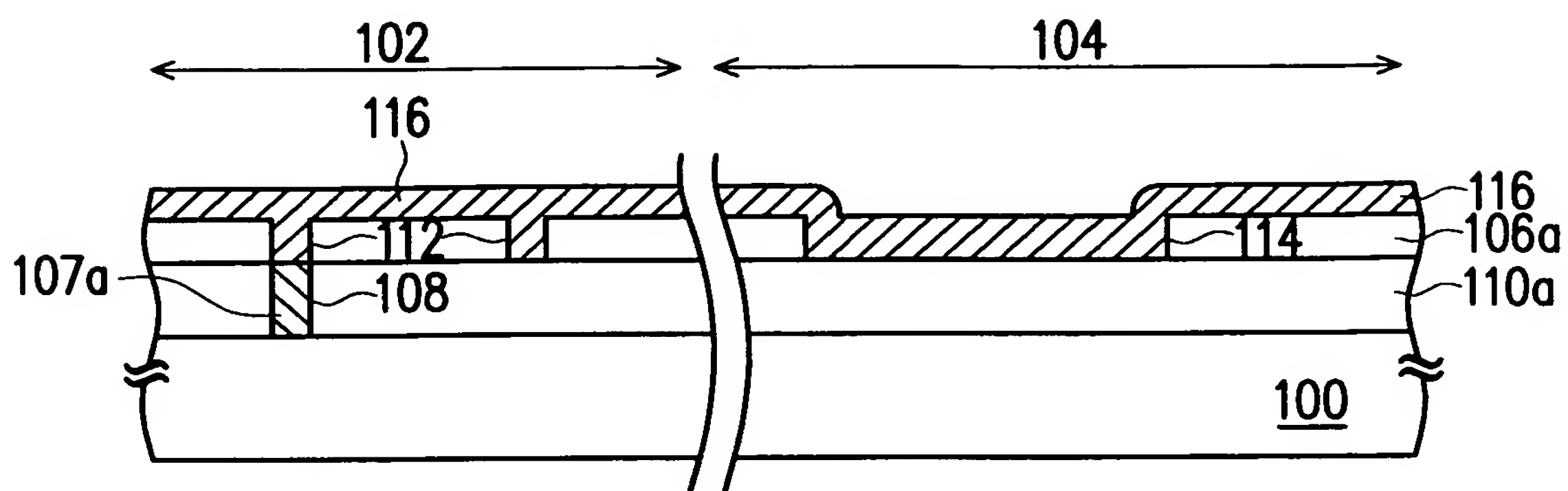
17. 如申請專利範圍第16項所述之疊合標記之結構，其中該第二材料層係覆蓋住部分該凸起式外部標記。

18. 如申請專利範圍第17項所述之疊合標記之結構，其中該第二材料層之側壁與該凸起式外部標記之側壁之間的距離至少大於150 nm。

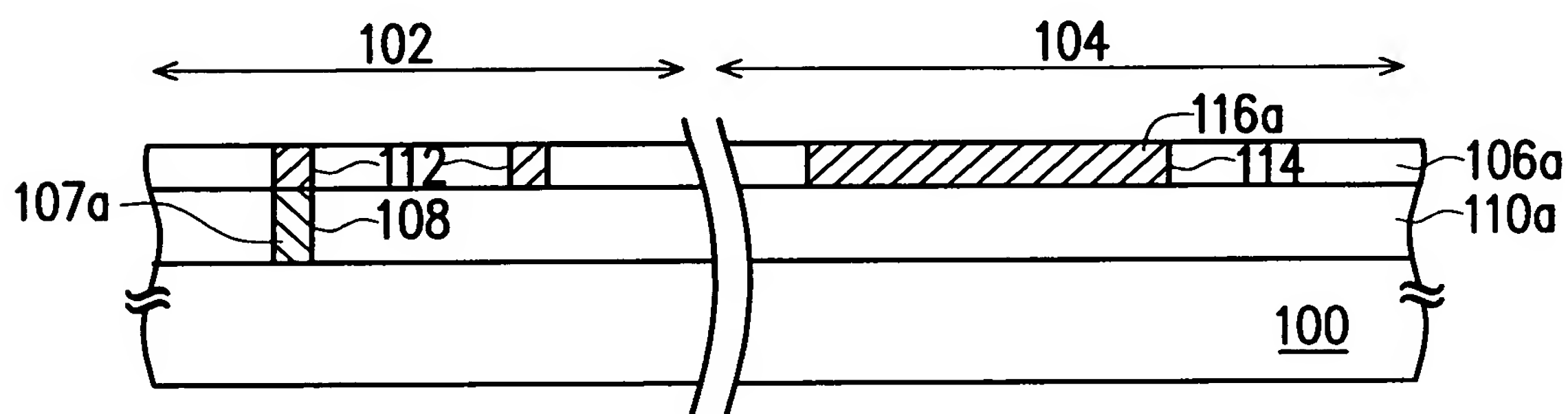
19. 如申請專利範圍第16項所述之疊合標記之結構，其中該第二材料層係覆蓋住該凸起式外部標記以及部分該第一沈積層。

20. 如申請專利範圍第16項所述之疊合標記之結構，其中該第一材料層、該第二材料層係分別為一介電層，該第一沈積層、該第二沈積層以及該第三沈積層係分別為一金屬層。

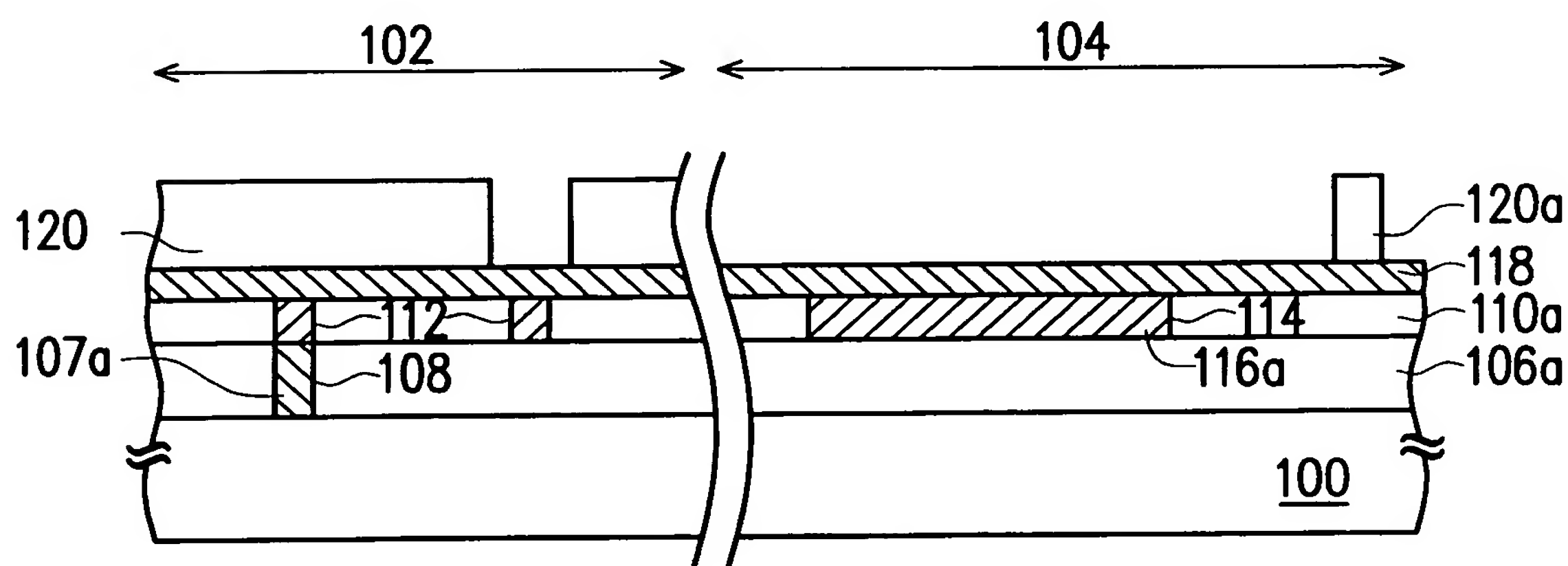




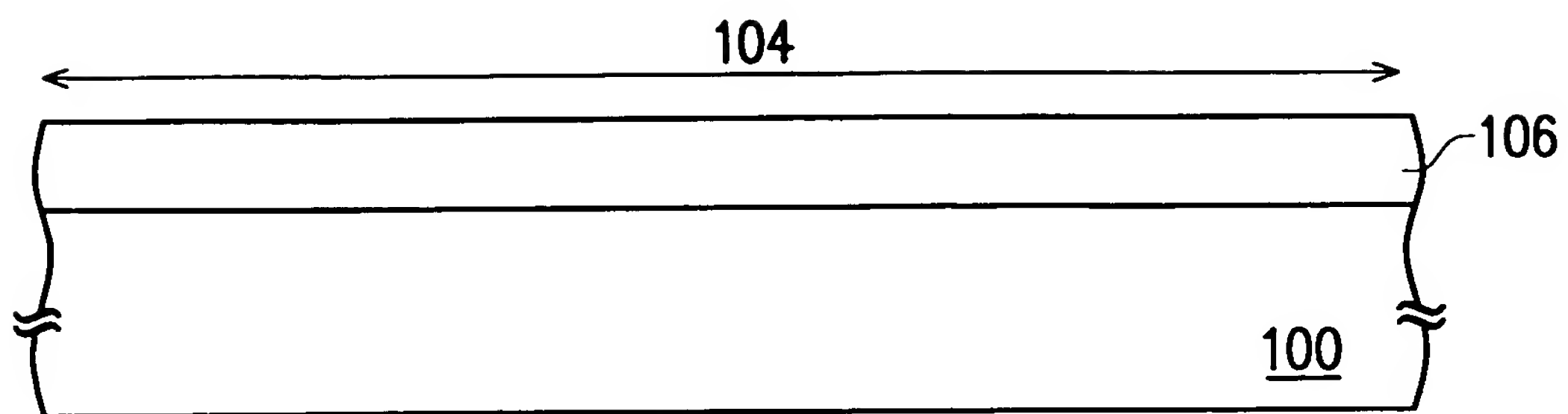
第 1A 圖



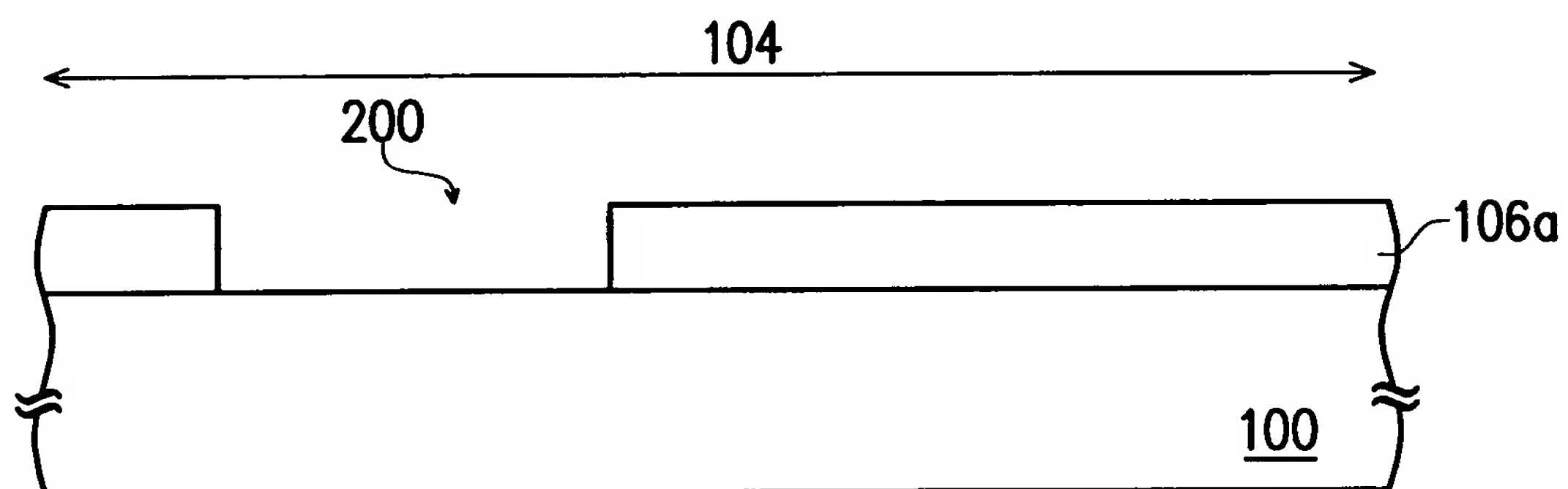
第 1B 圖



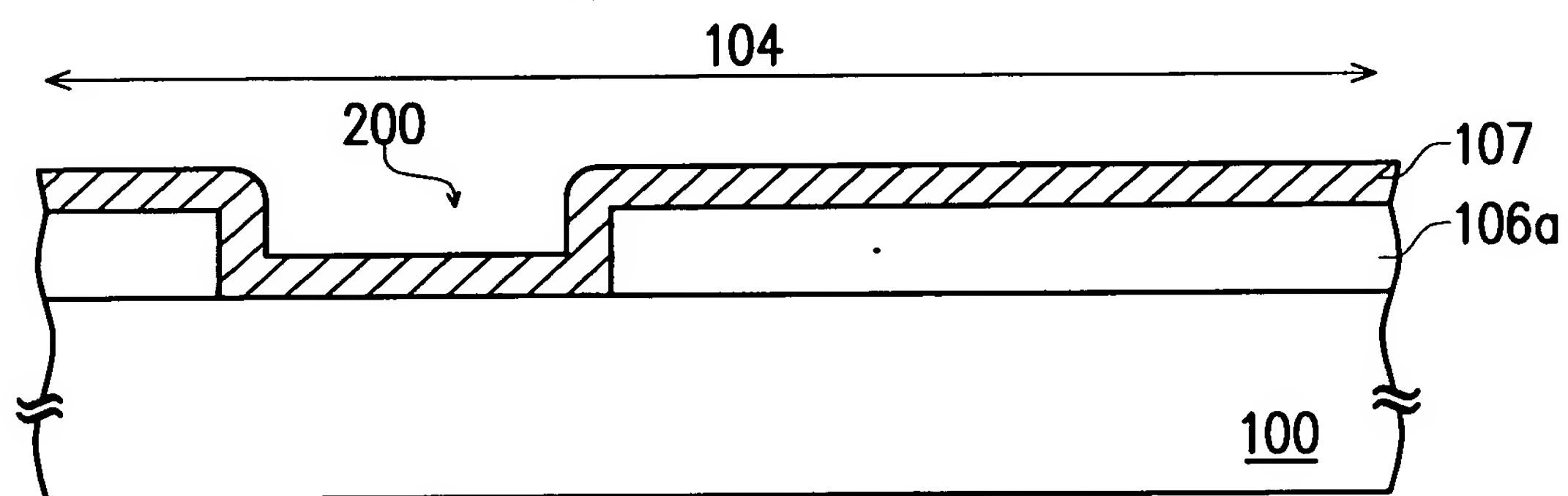
第 1C 圖



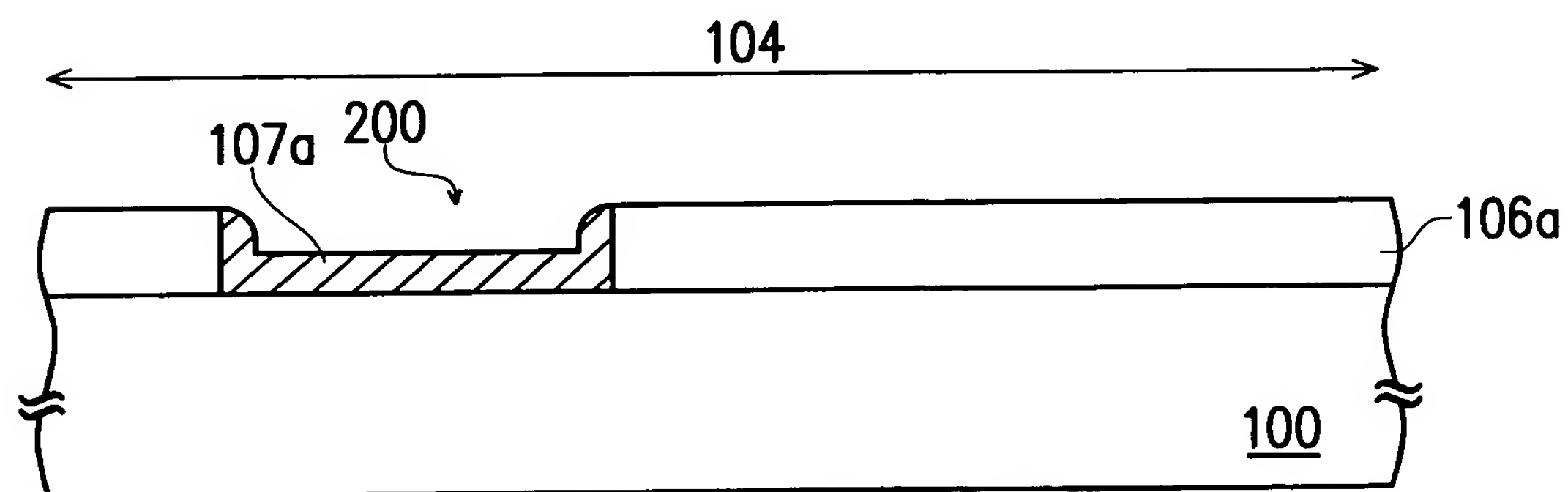
第 2A 圖



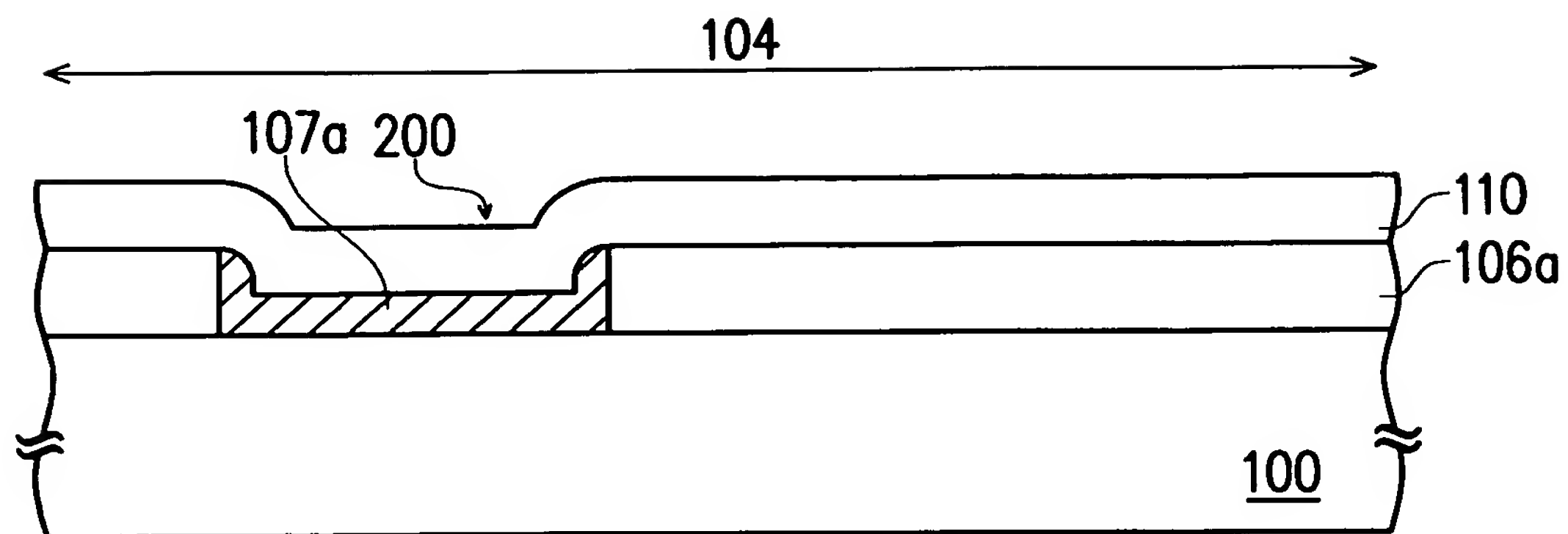
第 2B 圖



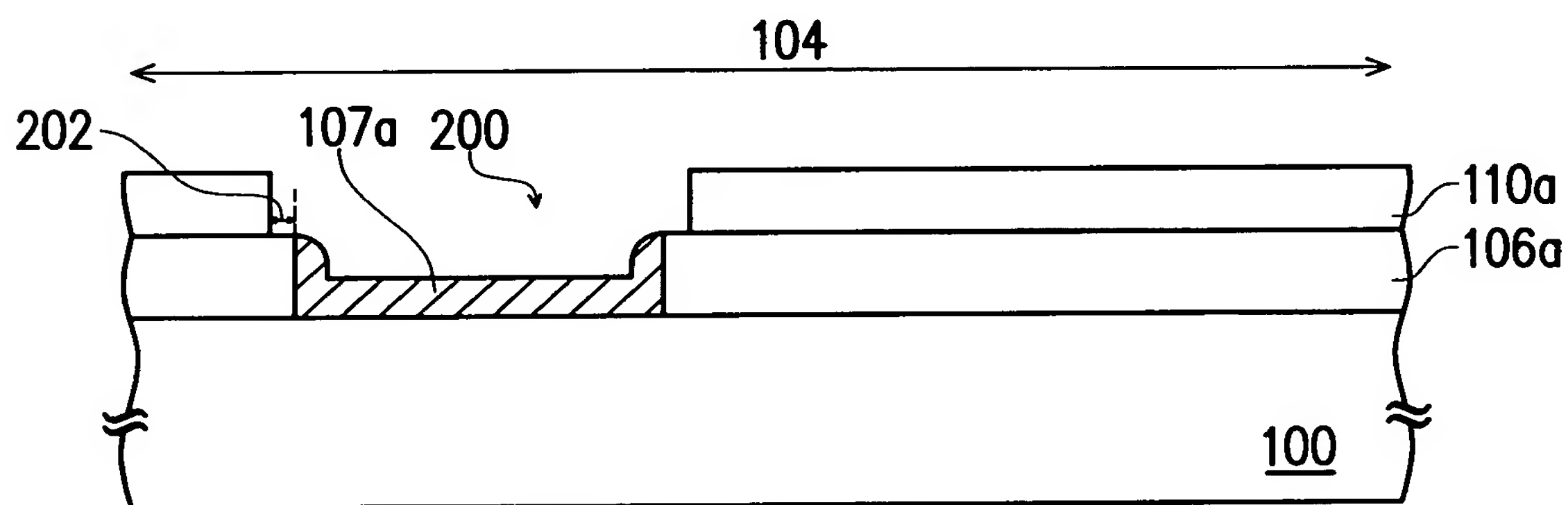
第 2C 圖



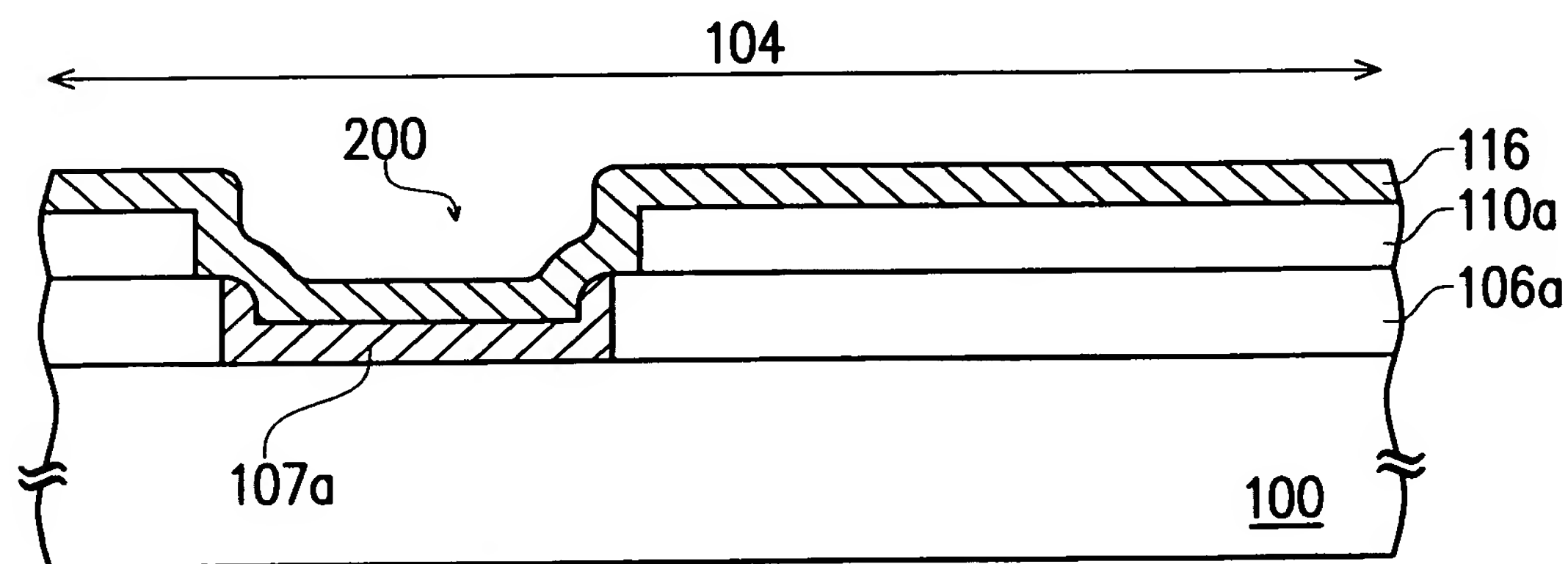
第 2D 圖



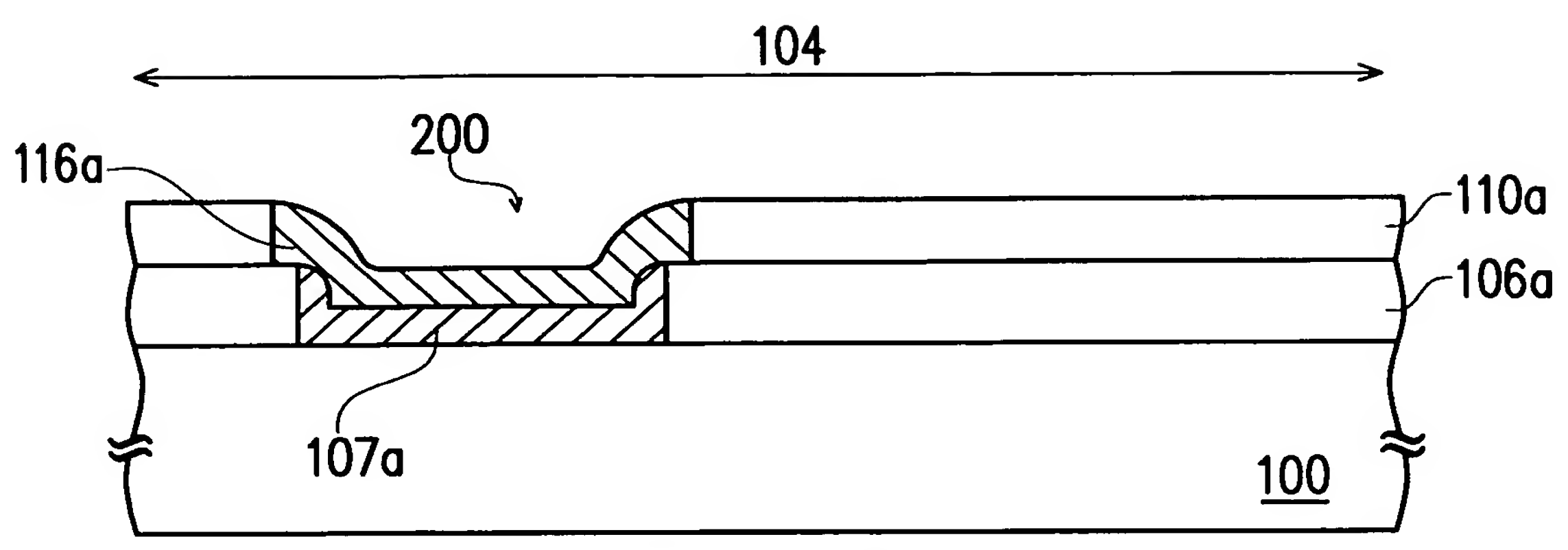
第 2E 圖



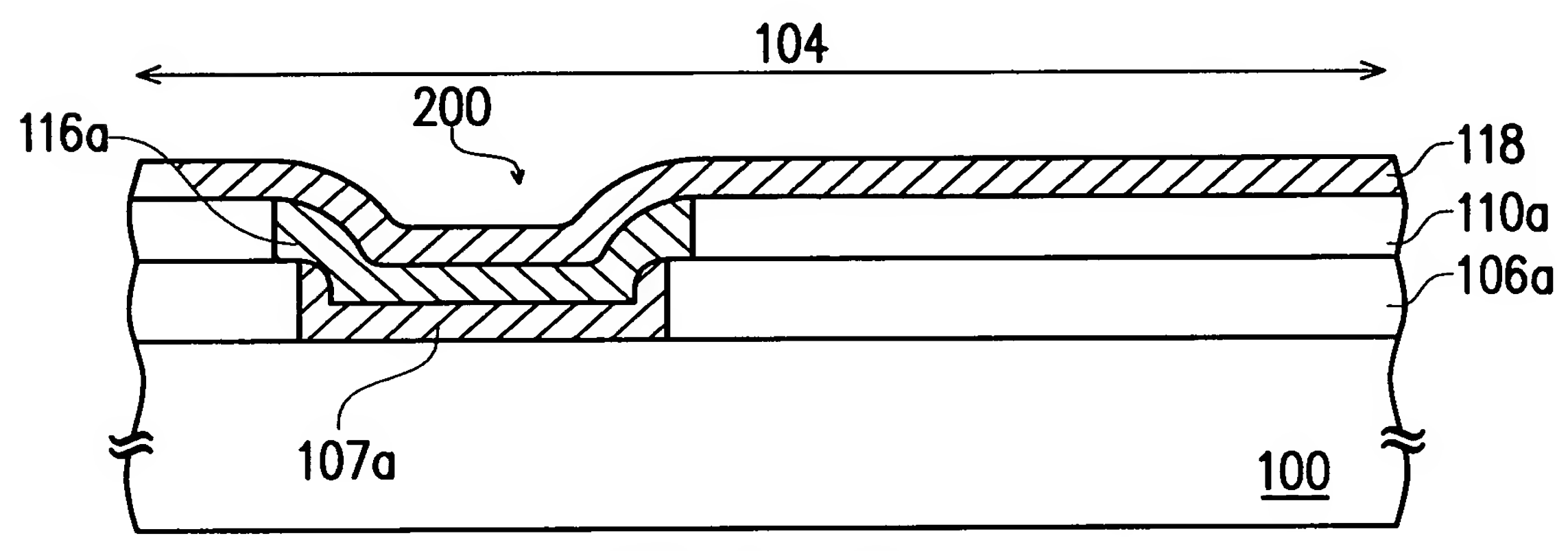
第 2F 圖



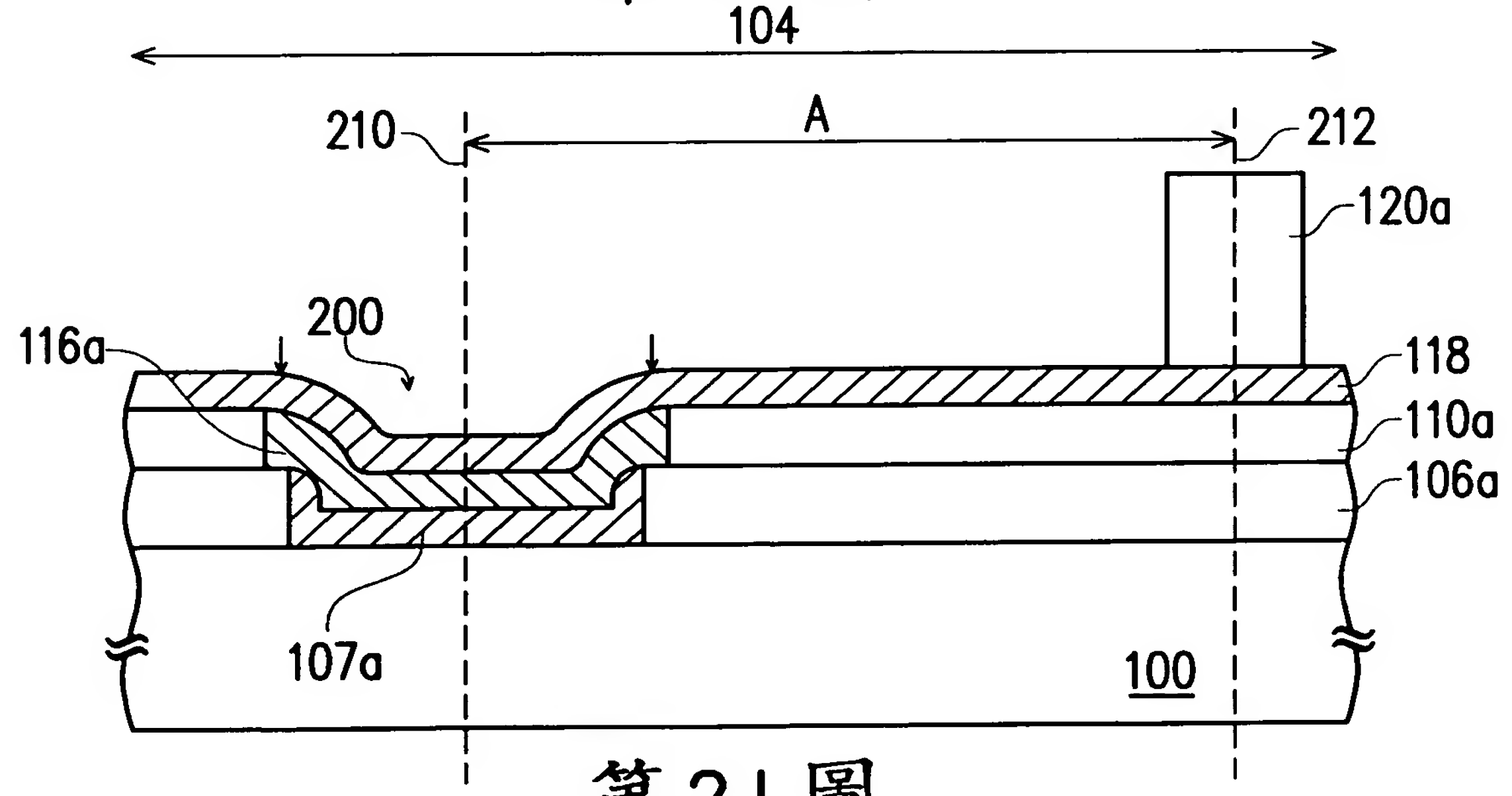
第 2G 圖



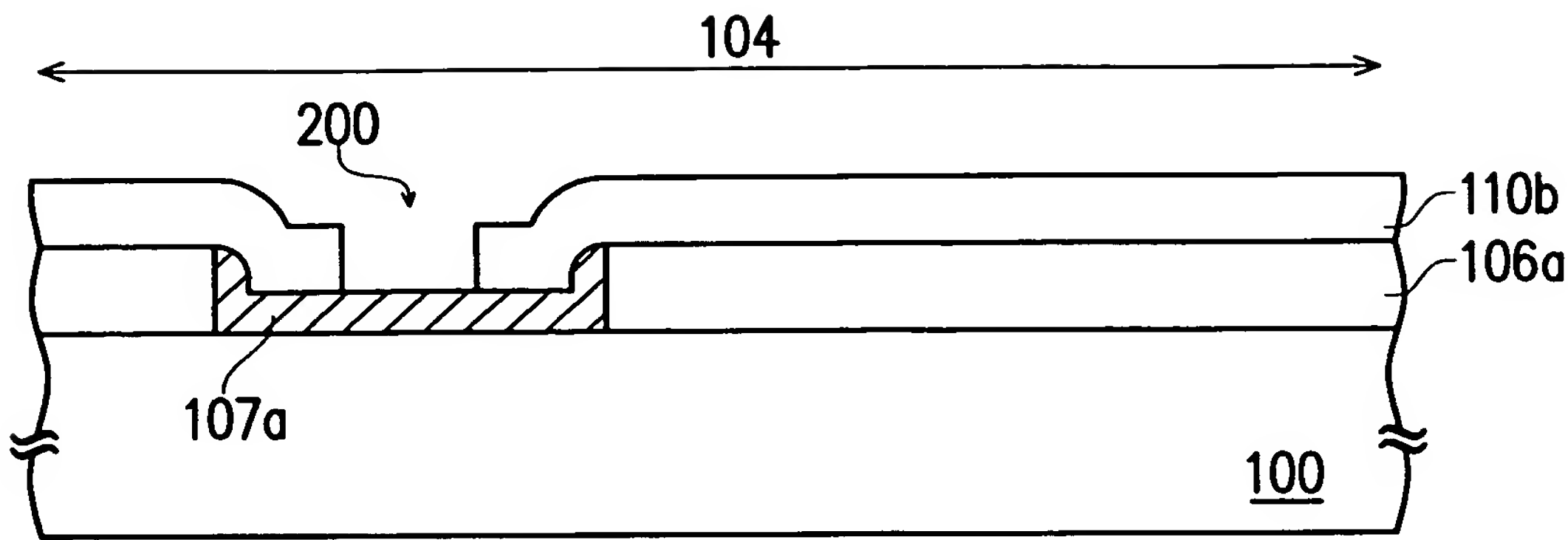
第 2H 圖



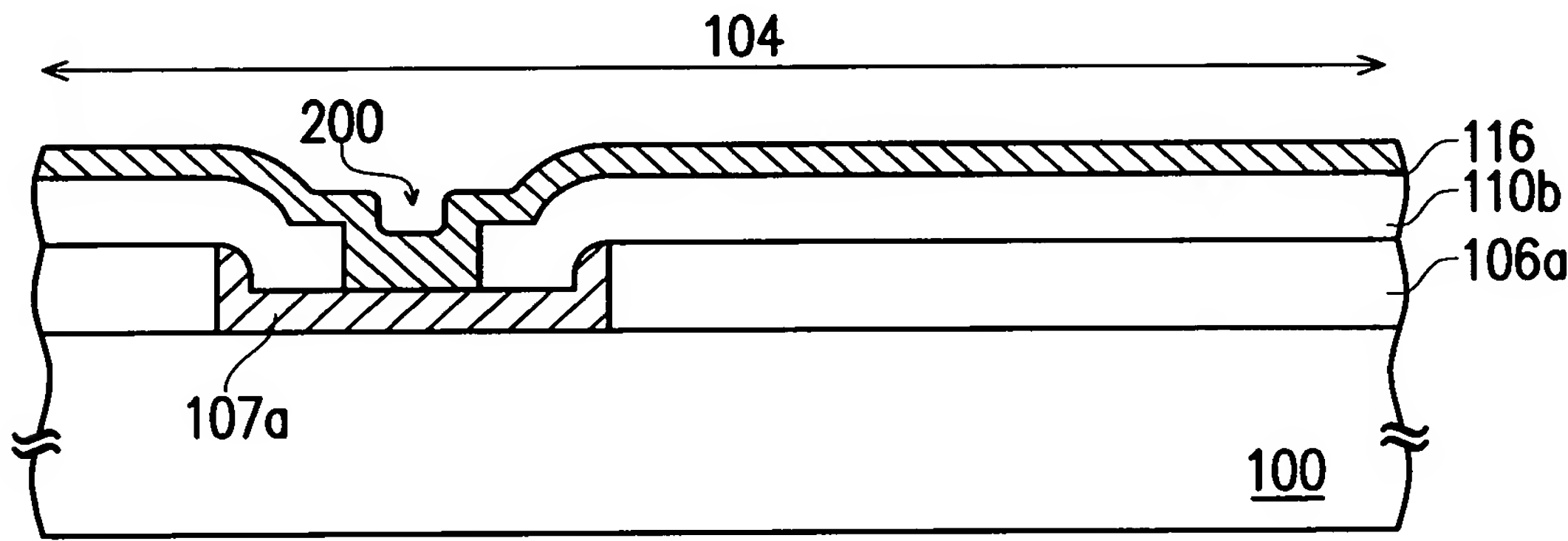
第 2I 圖



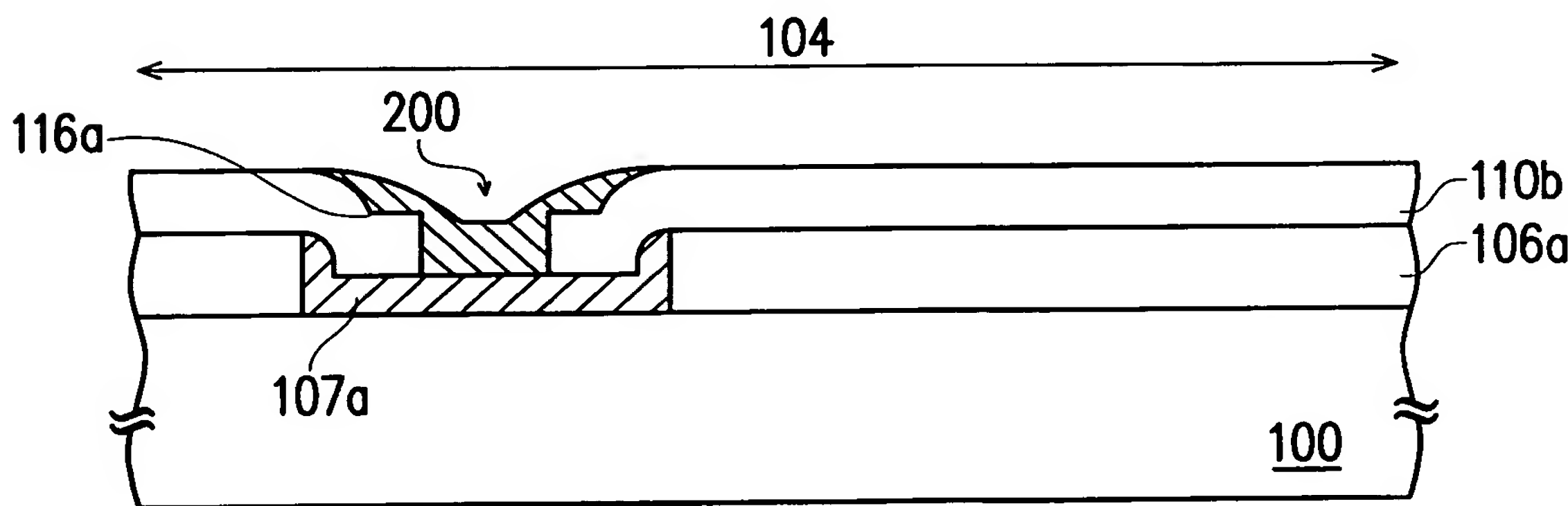
第 2J 圖



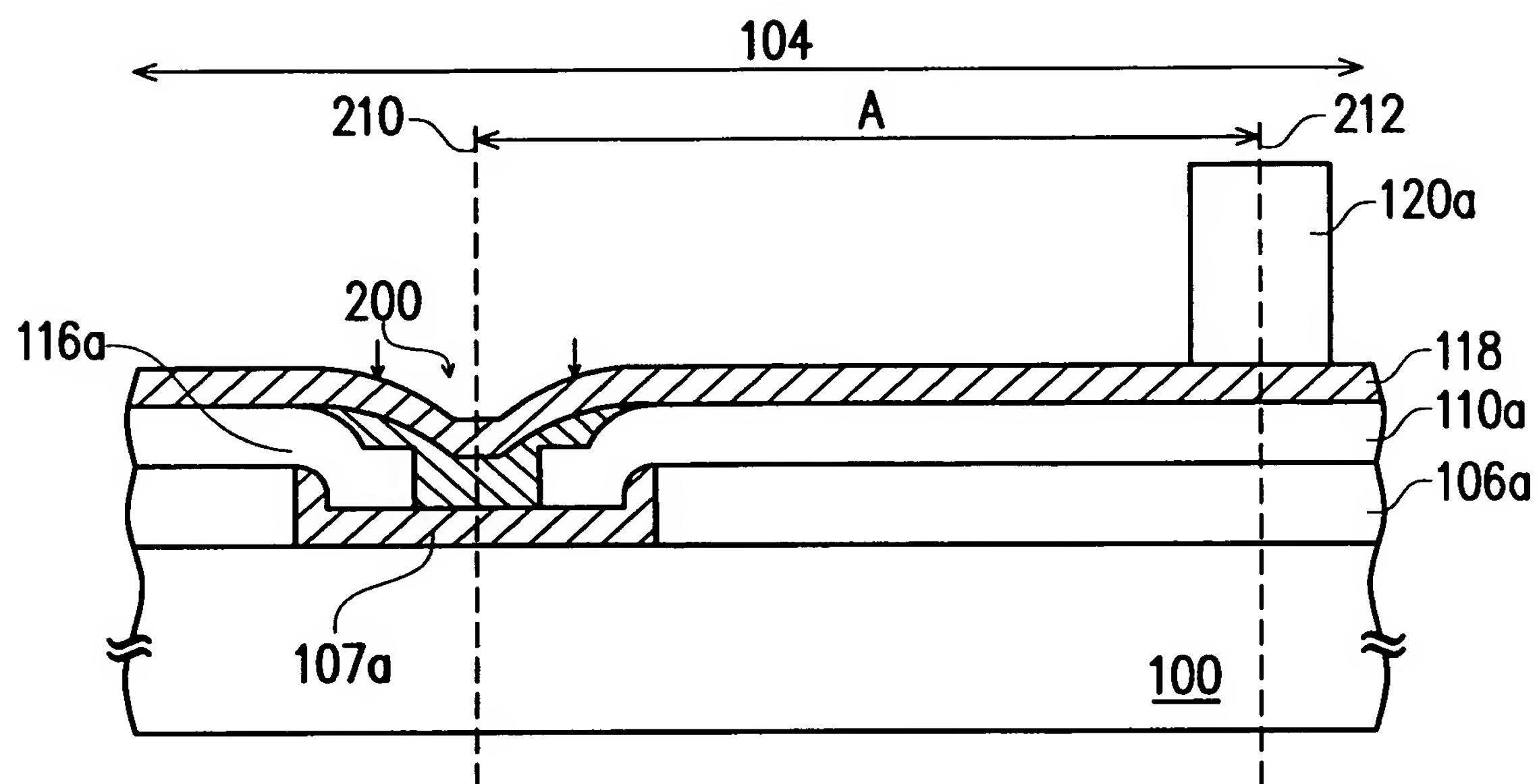
第 3A 圖



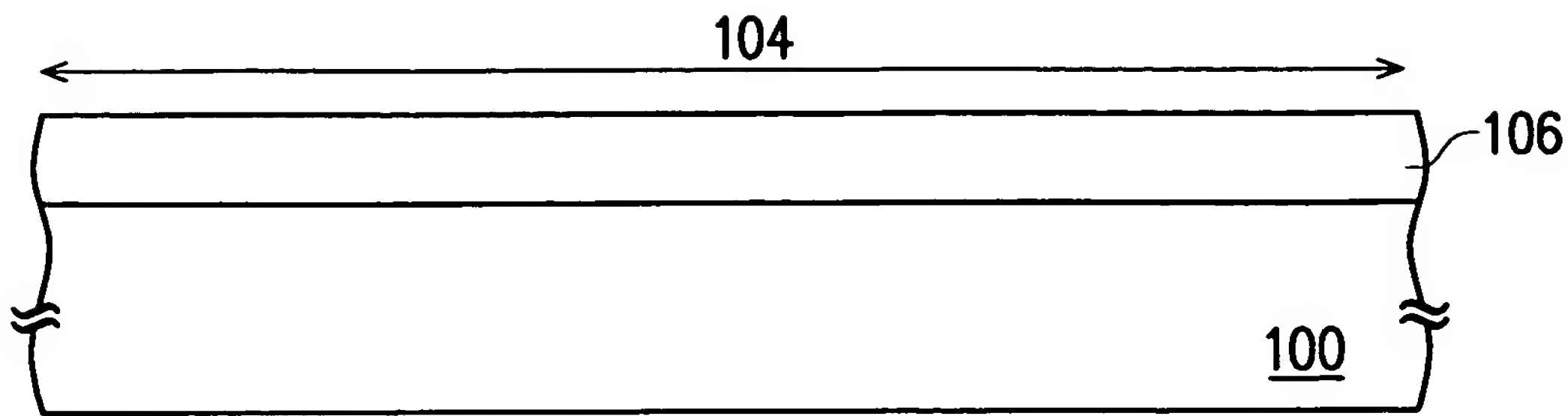
第 3B 圖



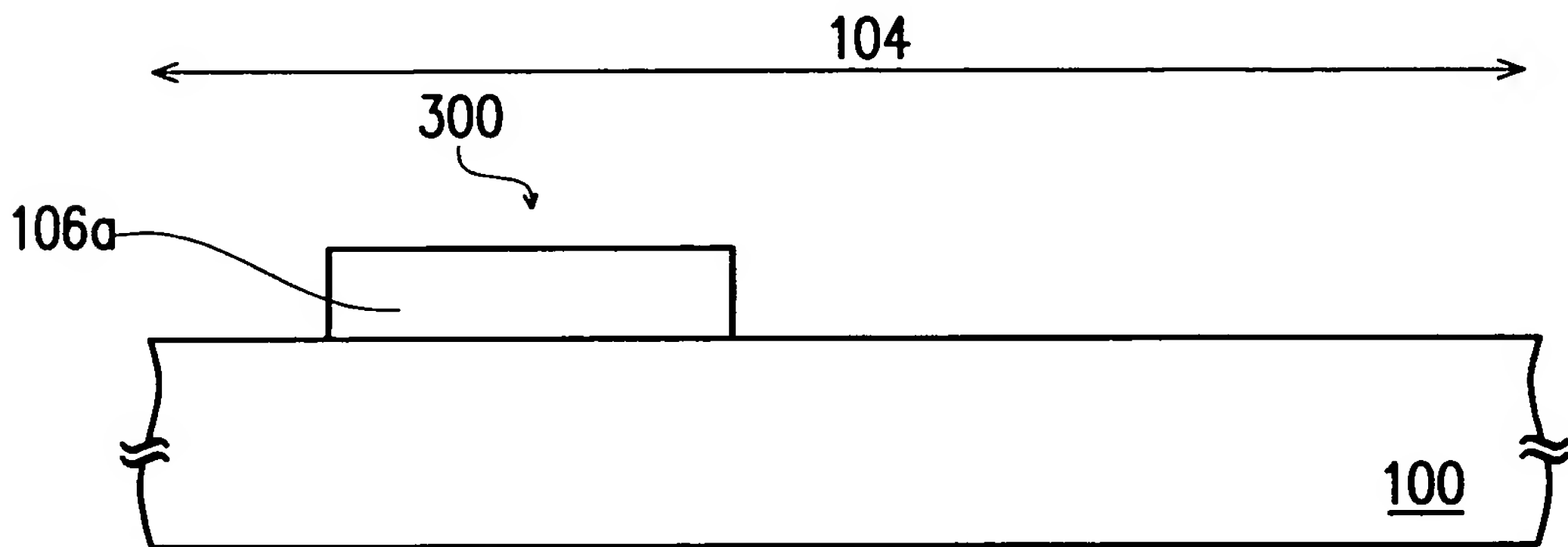
第 3C 圖



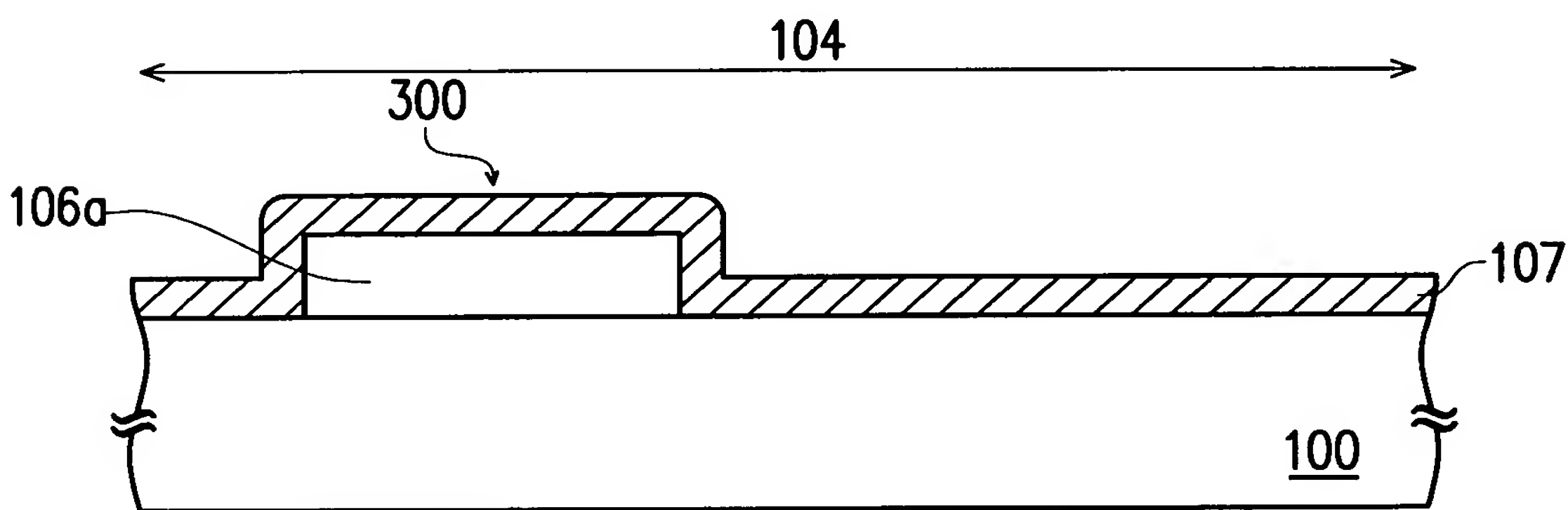
第 3D 圖



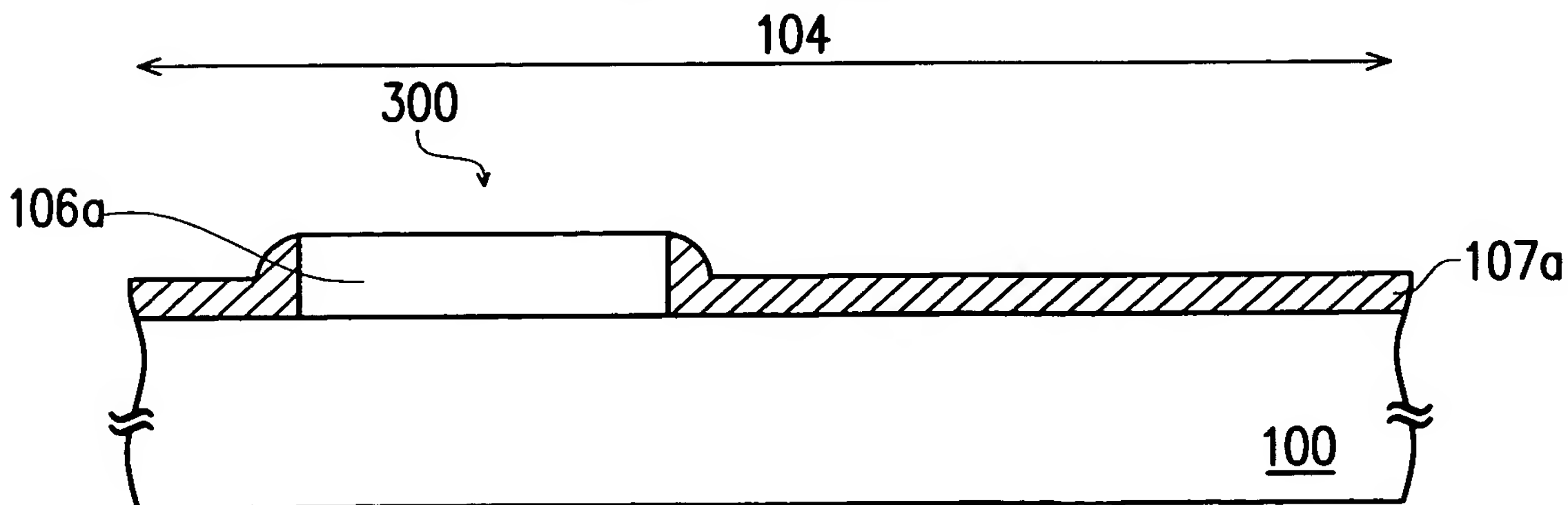
第 4A 圖



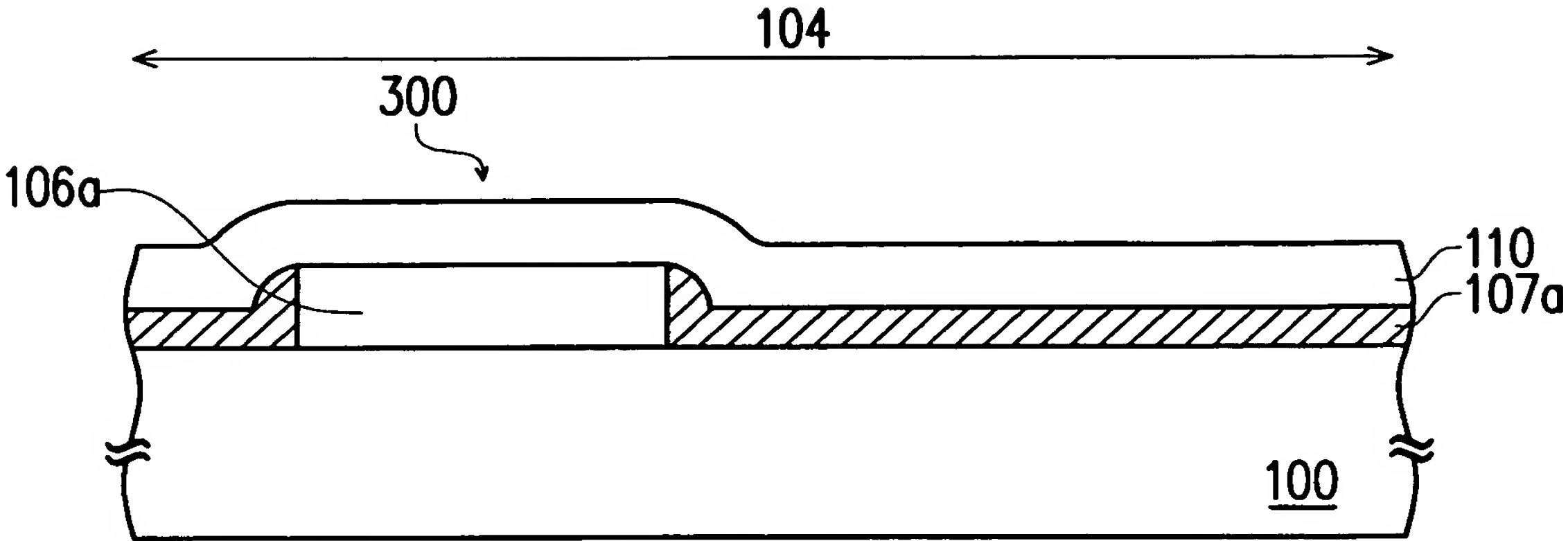
第 4B 圖



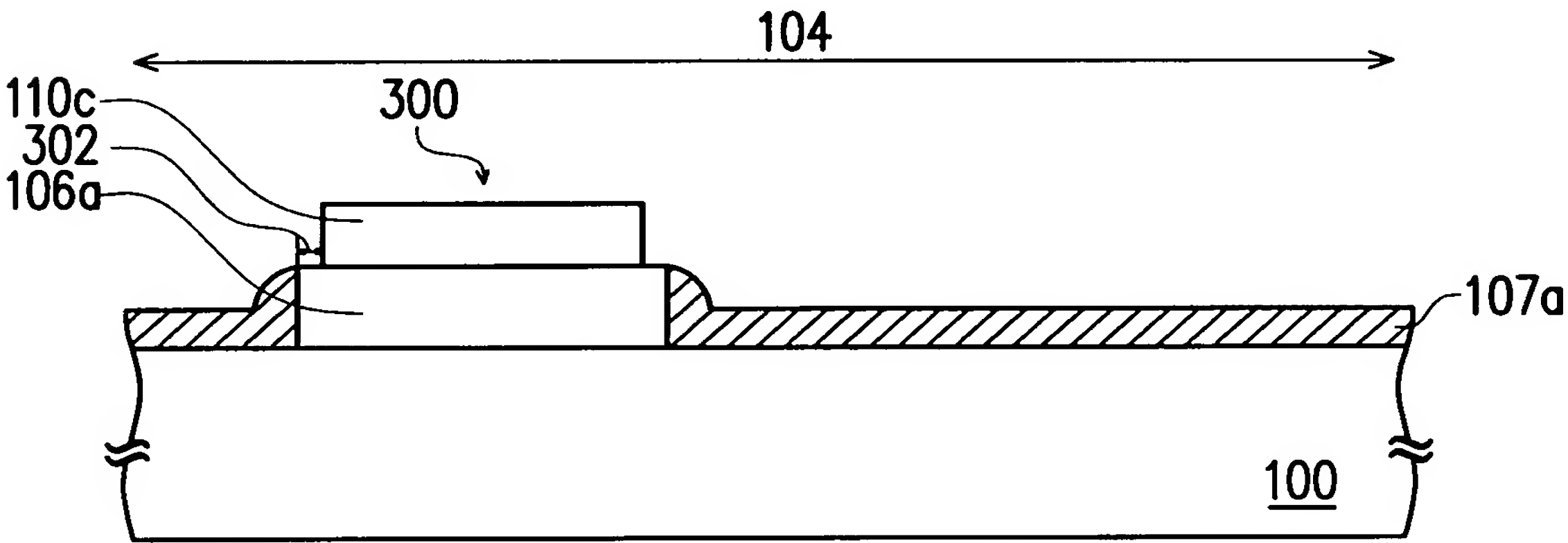
第 4C 圖



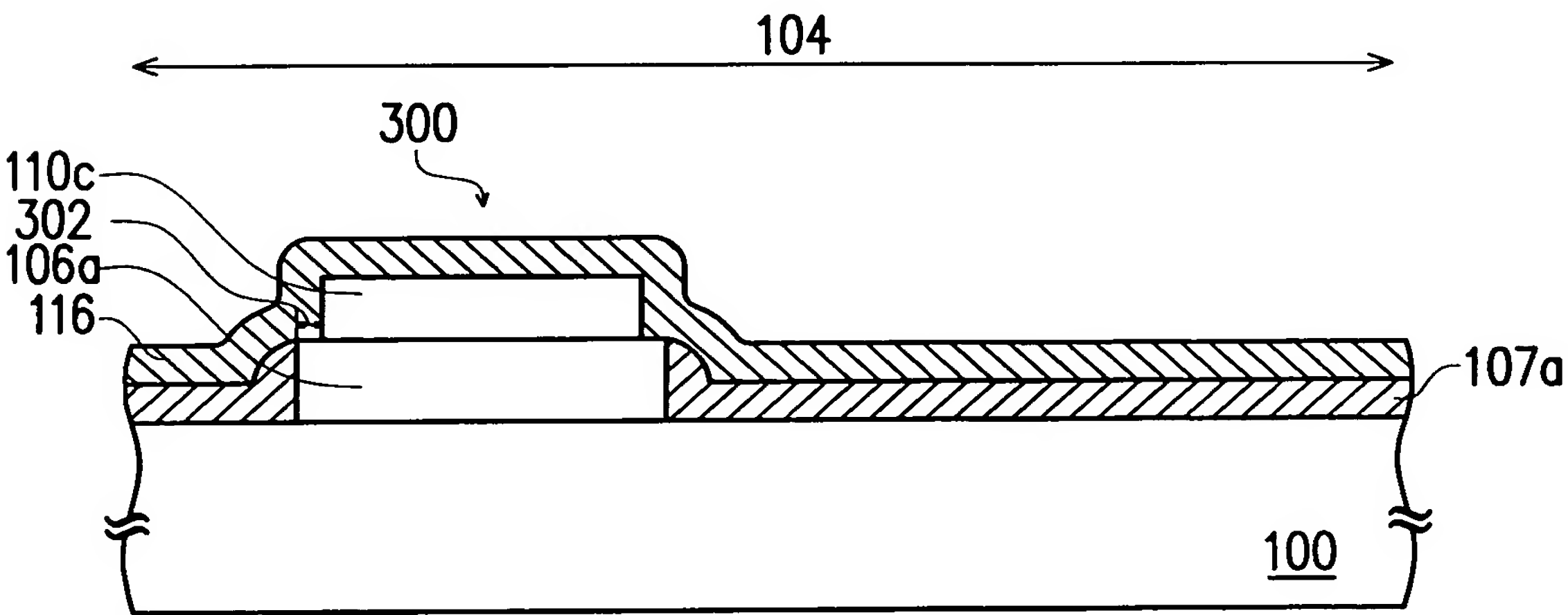
第 4D 圖



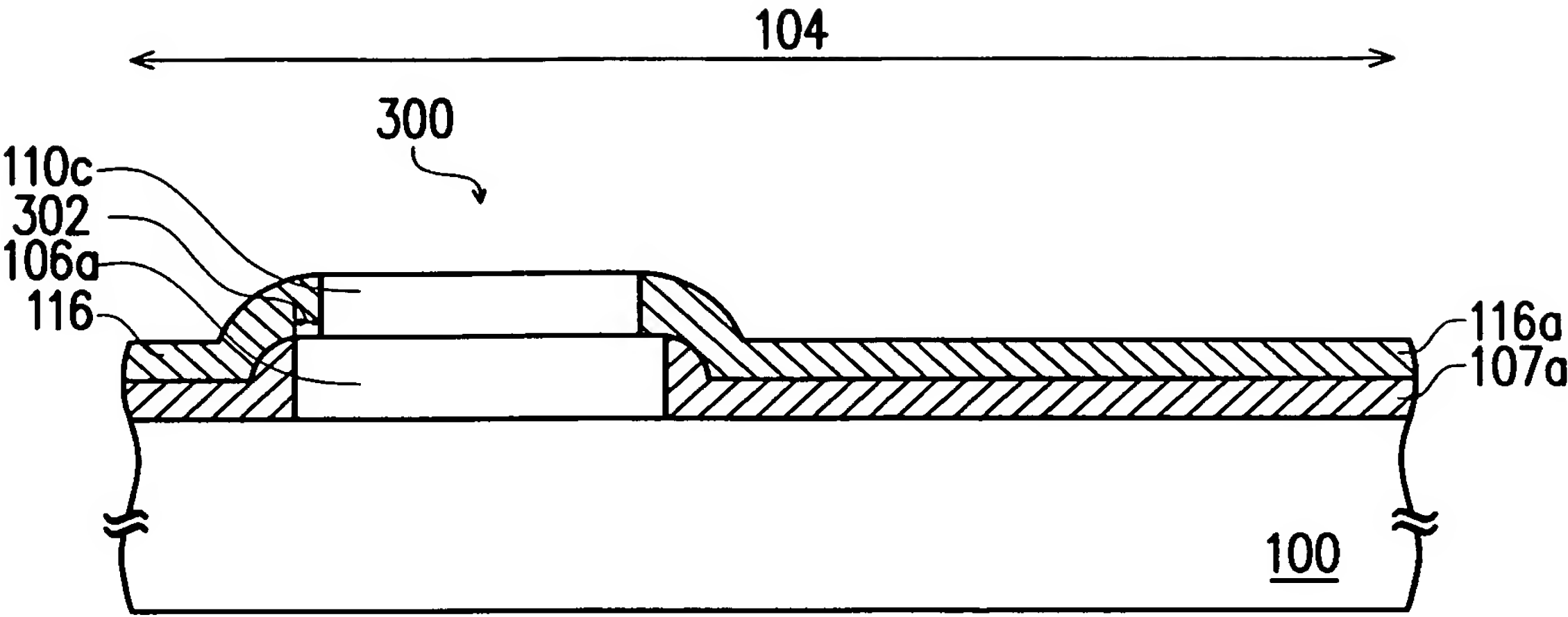
第 4E 圖



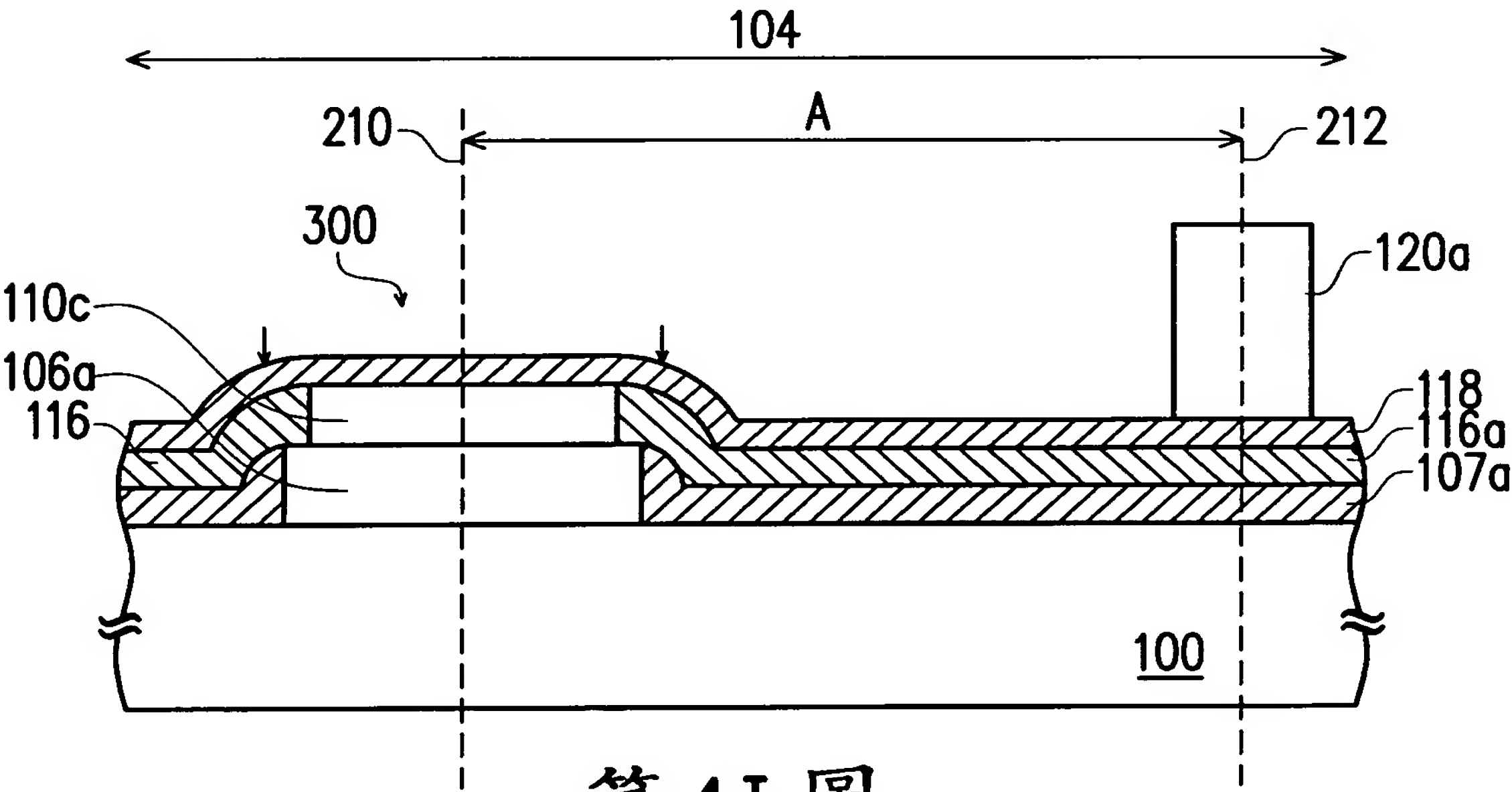
第 4F 圖



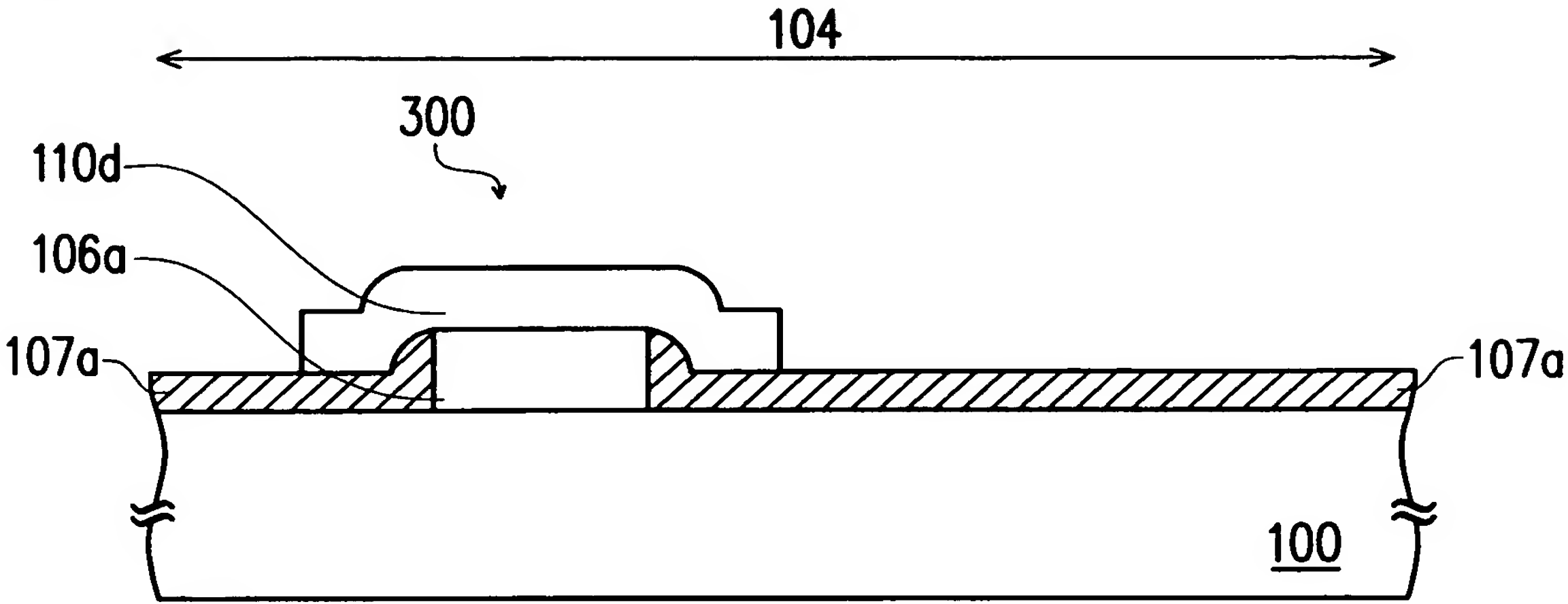
第 4G 圖



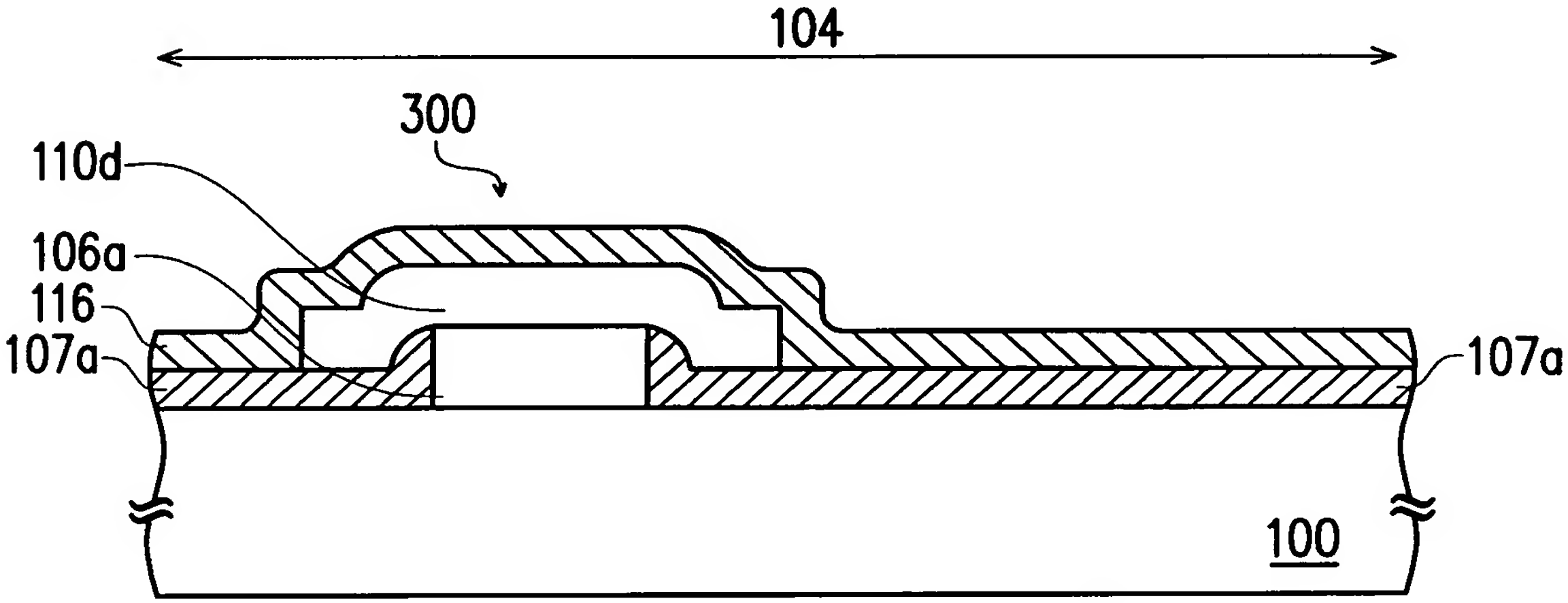
第 4H 圖



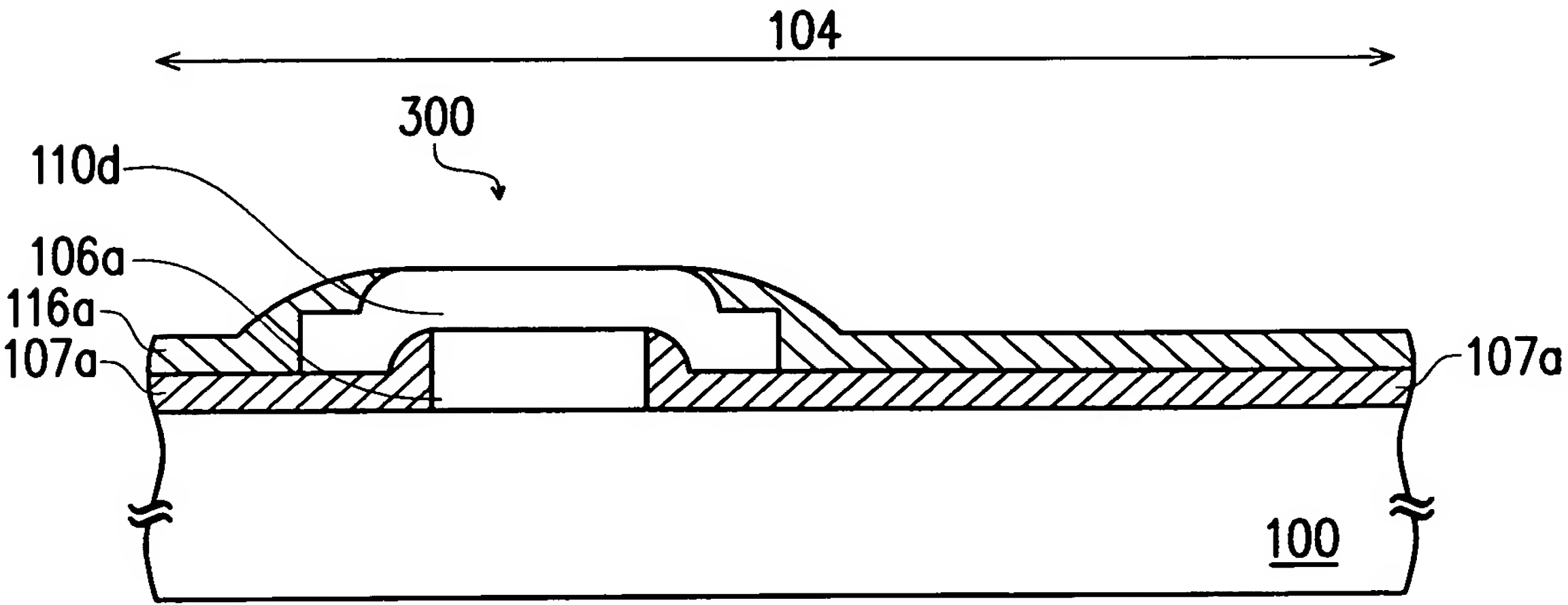
第 4I 圖



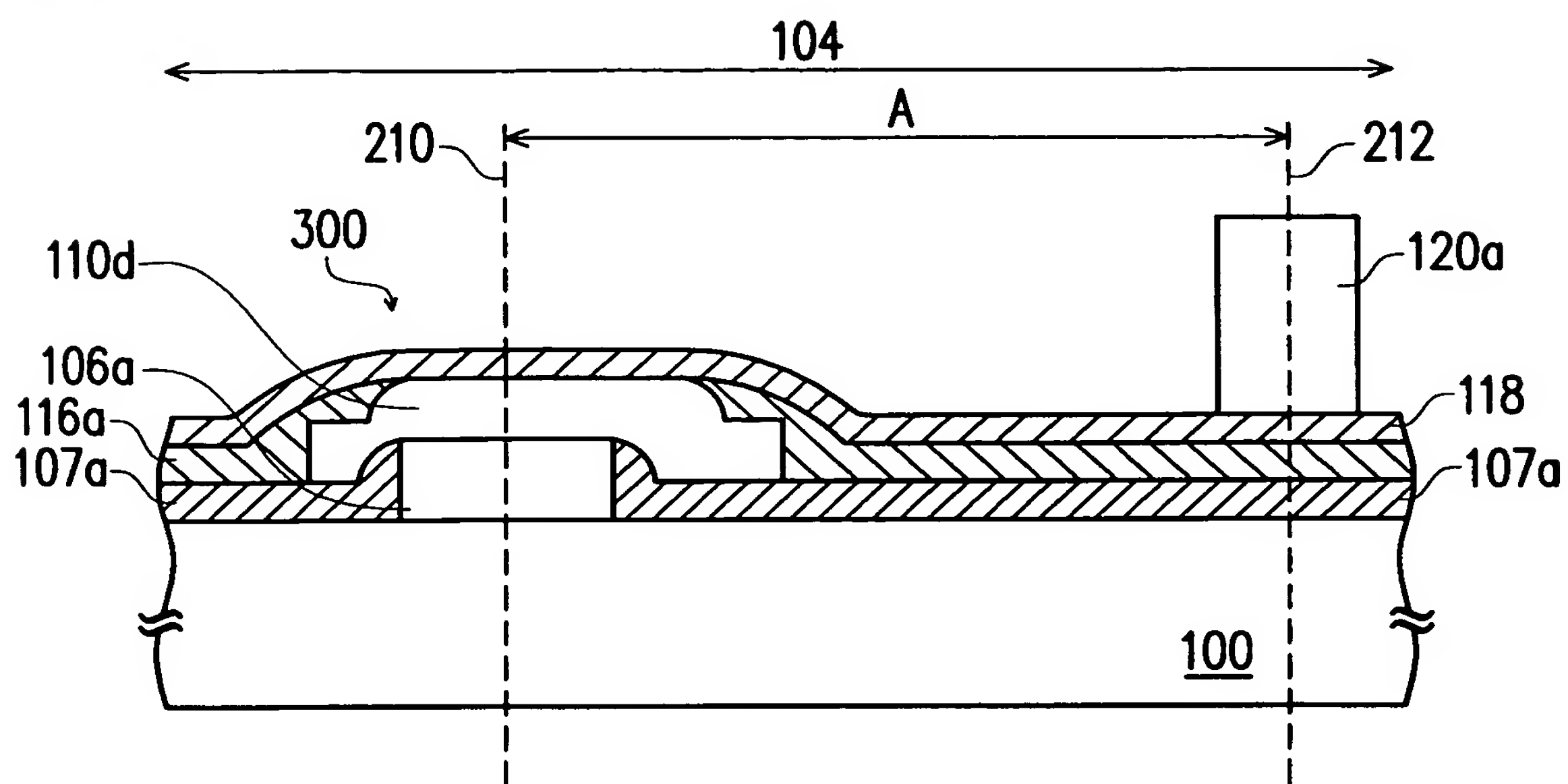
第 5A 圖



第 5B 圖

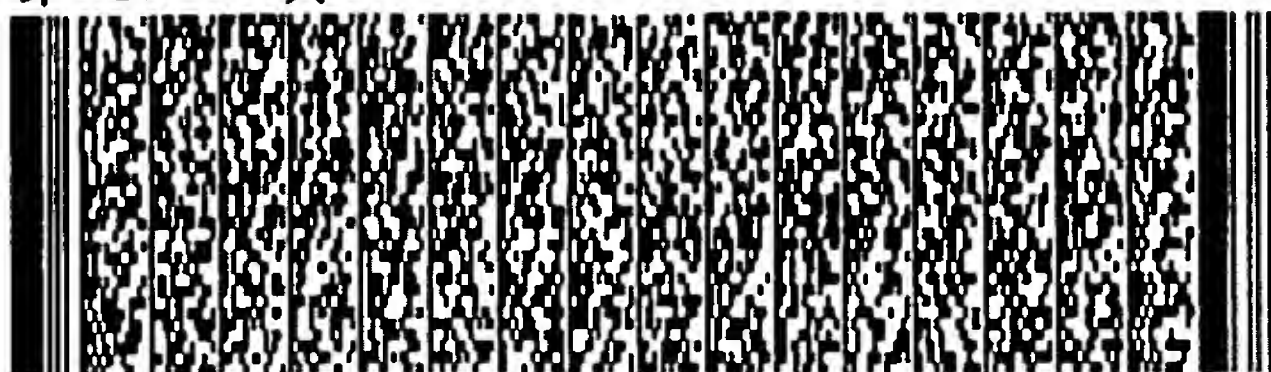


第 5C 圖



第 5D 圖

第 1/24 頁



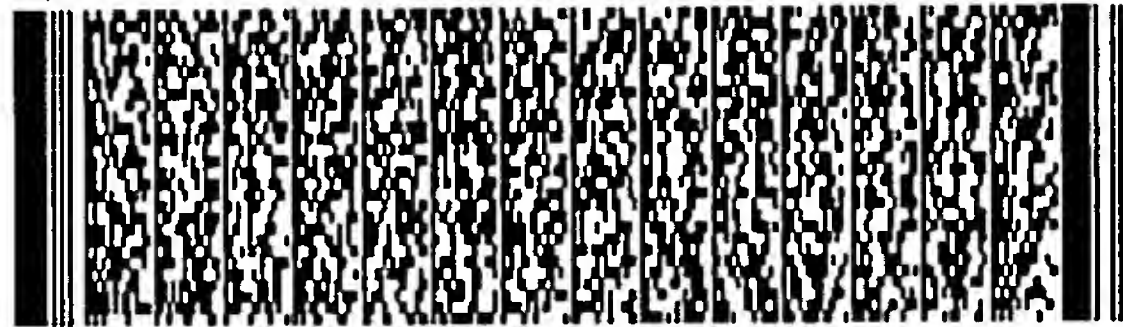
第 2/24 頁



第 2/24 頁



第 3/24 頁



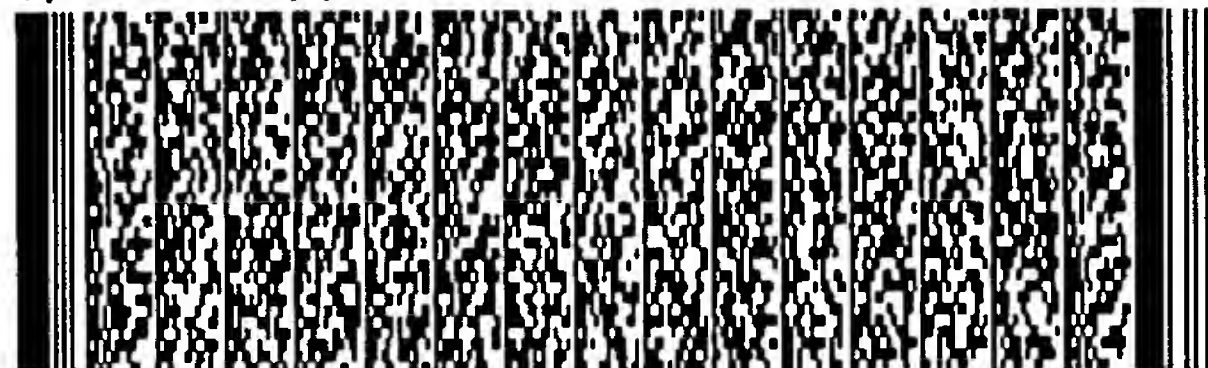
第 4/24 頁



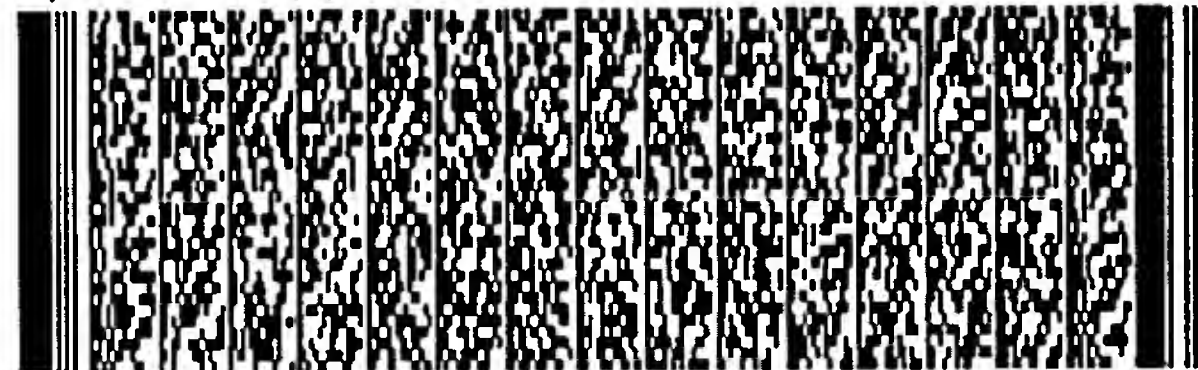
第 5/24 頁



第 6/24 頁



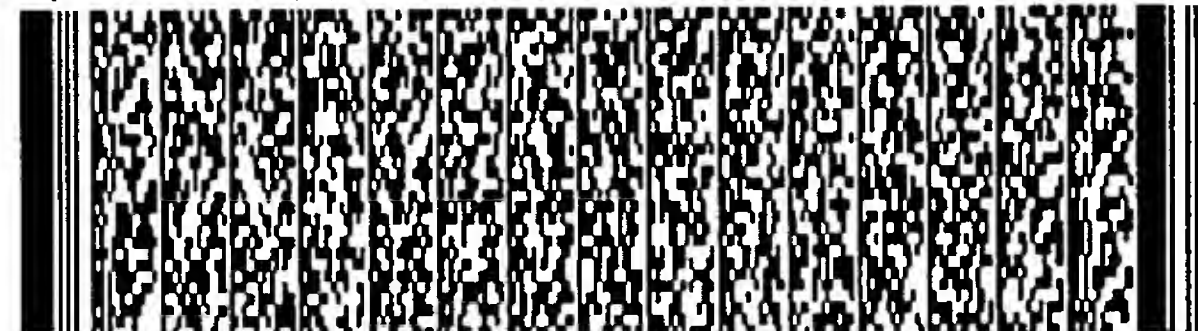
第 6/24 頁



第 7/24 頁



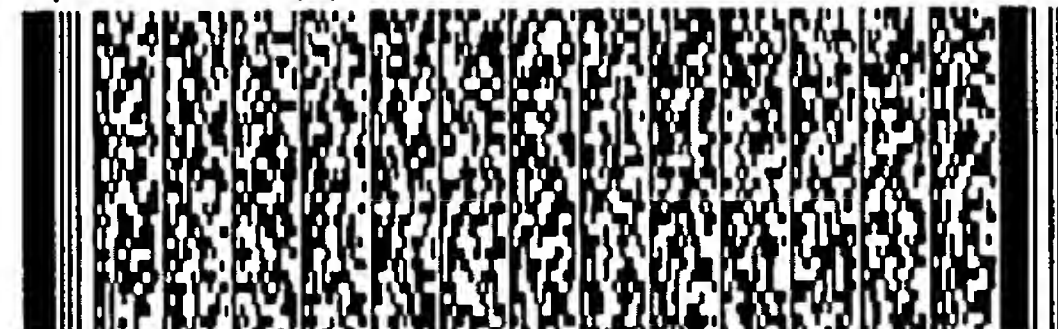
第 7/24 頁



第 8/24 頁



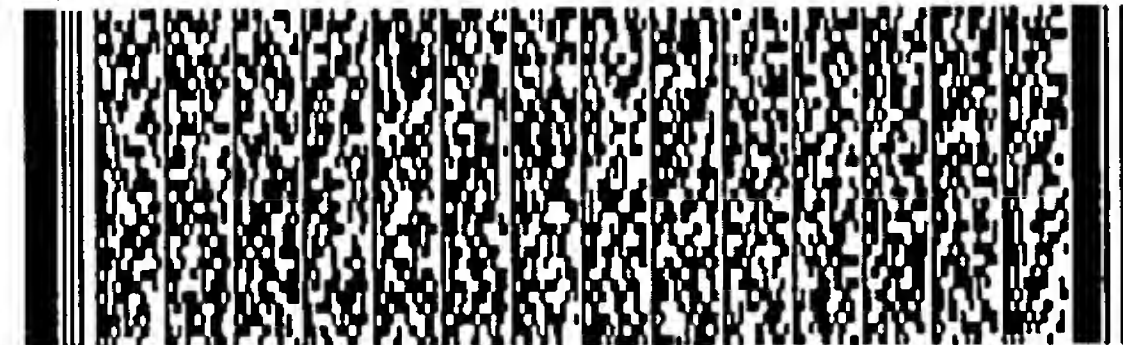
第 8/24 頁



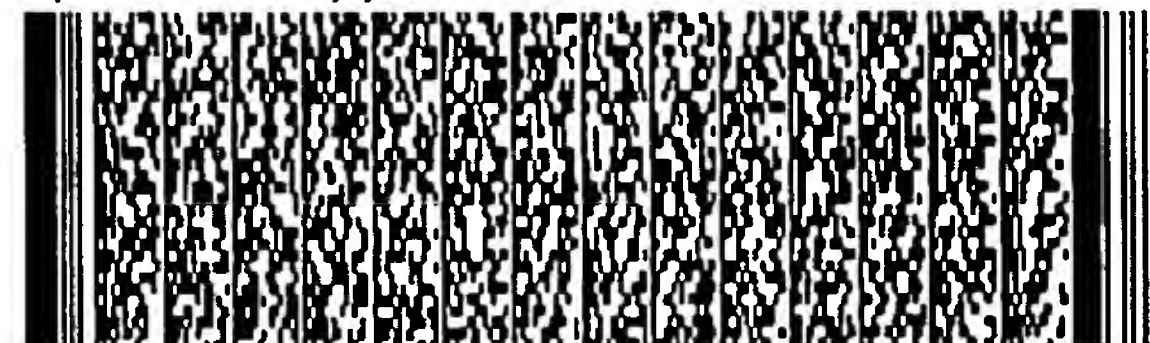
第 9/24 頁



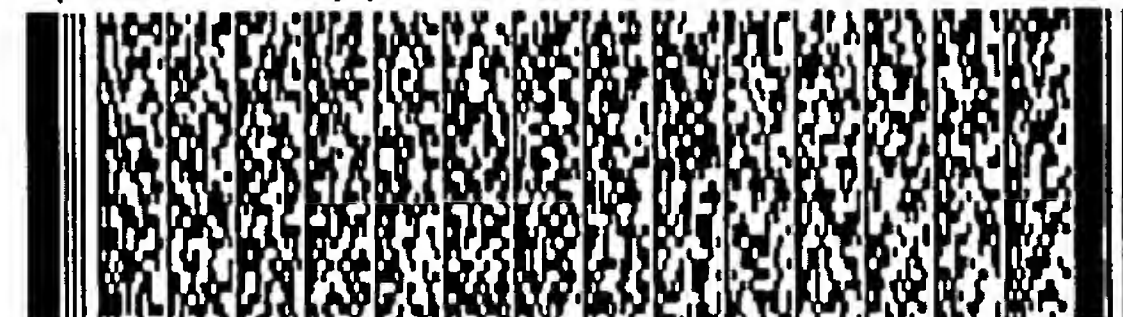
第 10/24 頁



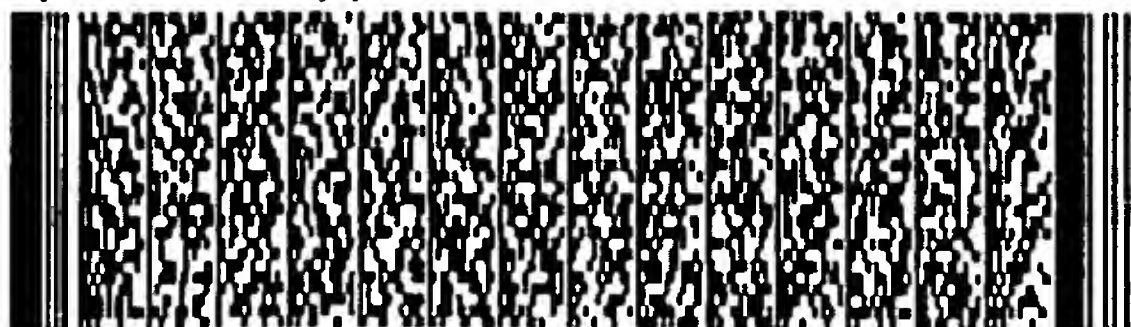
第 10/24 頁



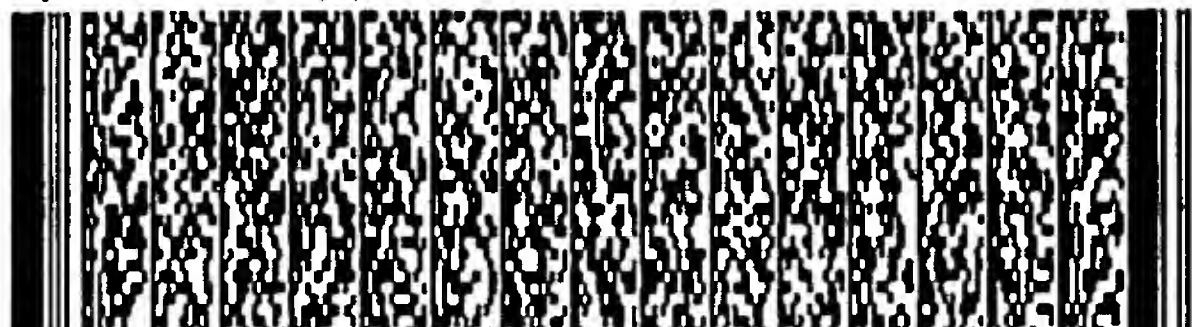
第 11/24 頁



第 11/24 頁



第 12/24 頁



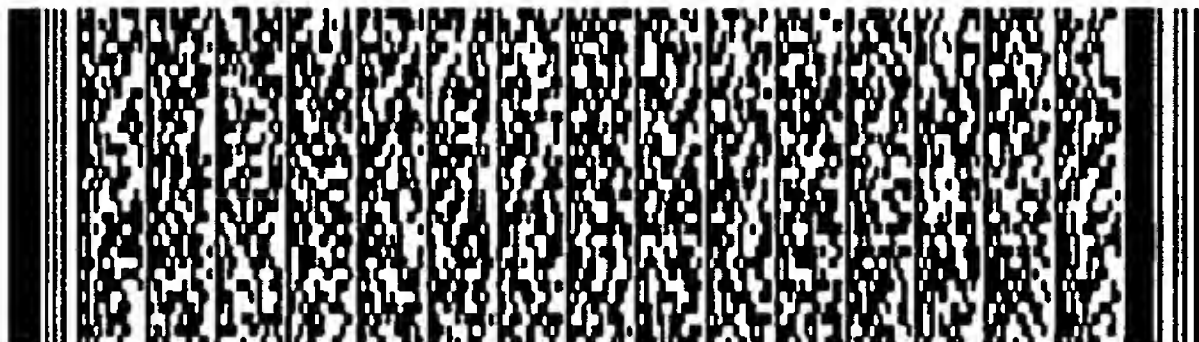
第 12/24 頁



第 13/24 頁



第 13/24 頁



第 14/24 頁



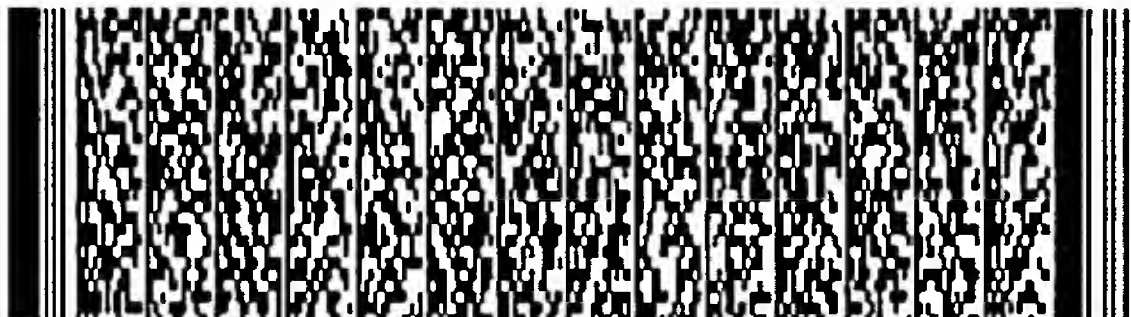
第 14/24 頁



第 15/24 頁



第 15/24 頁



第 16/24 頁



第 16/24 頁



第 17/24 頁



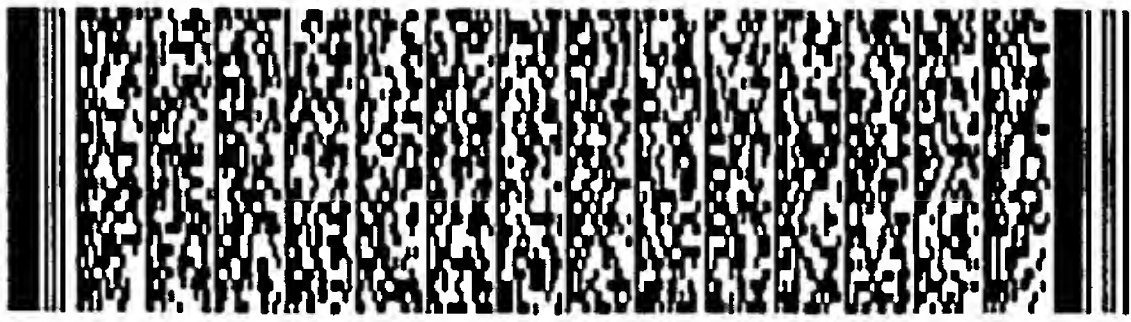
第 17/24 頁



第 18/24 頁



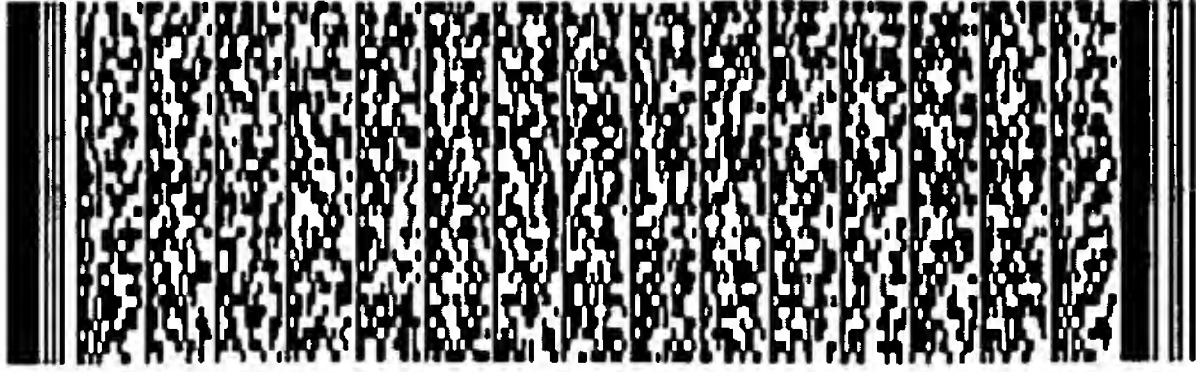
第 18/24 頁



第 19/24 頁



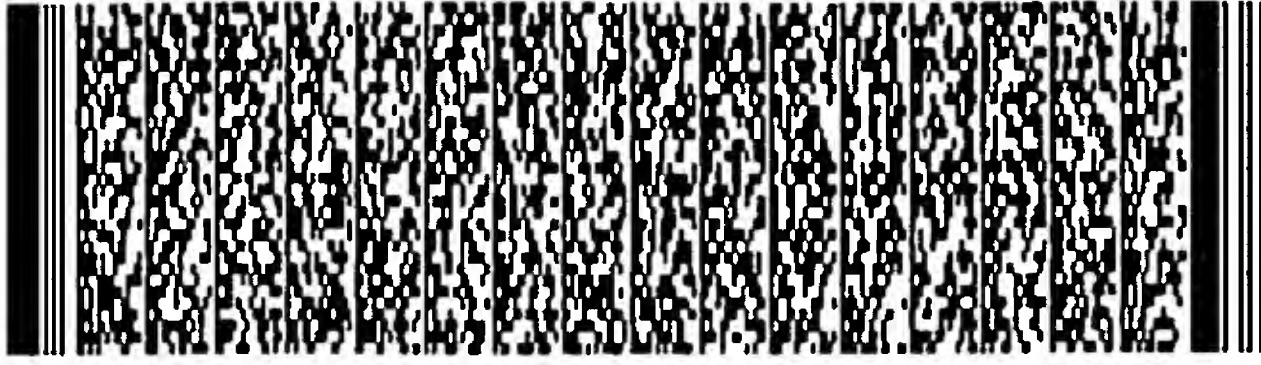
第 20/24 頁



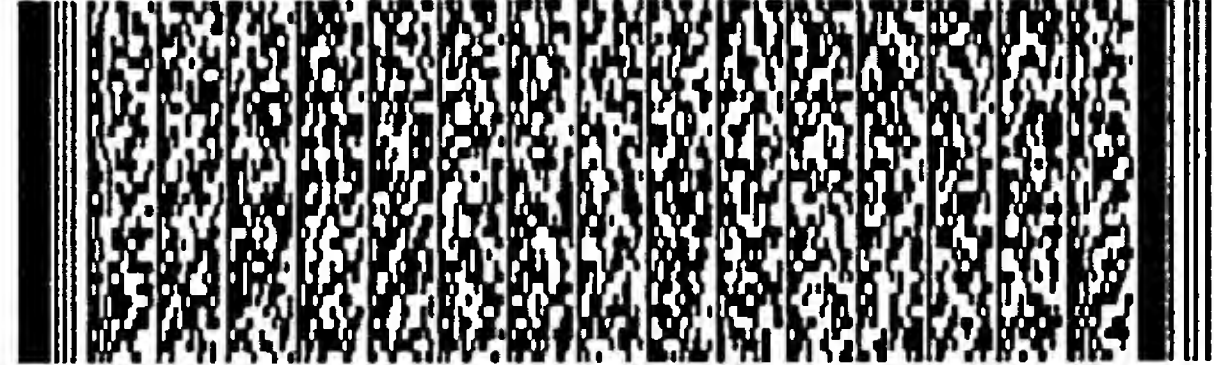
第 21/24 頁



第 22/24 頁



第 23/24 頁



第 24/24 頁

